

TNY375-380 TinySwitch®-PK产品系列



高效率、峰值输出功率能力增强的
离线式开关IC

产品特点

最低的系统成本及更出色的灵活性

- 简单的开/关控制，无需环路补偿
- 独特的峰值功率模式，在无需增加变压器尺寸的情况下扩展了输出功率范围
 - 在峰值负载时将频率最大化，并提升电流限流点限值
- 通过BP/M引脚电容值可选择不同的电流限流点
 - 在开放式设计中更高的电流限流点可得到更高的最大输出功率
 - 更低的电流限流点可提高封闭式适配器的效率
- TinySwitch-PK产品系列的器件可相互替换，以实现最优设计，而无需更改电路的其它设计
- 严格的P_f参数公差范围降低系统成本
 - 高效利用MOSFET及磁芯材料的功率输出能力
- 导通时间延长 — 更低输入电压下维持输出的稳定/维持时间，可以使用更低容量的输入电解电容
- 自偏置：TNY375-376无需偏置绕组；TNY377-380需要绕组
- 频率调制降低EMI滤波成本
- 优化的引脚布局简化了PCB板上的散热铺铜的设计
- 源极引脚为“电气”上的安静点，从而降低了EMI

增强的安全及可靠性能

- 精确的迟滞热关断保护且具备自行恢复功能，使得整个系统具备过载保护，而无需人工重新复位
- 自动重新启动功能在短路及开环故障状况下实现<3%的最大输出功率
- 可选择使用Zener实现输出过压关断
- 可选择使用一个电阻来设置输入欠压保护阈值
- 元件数目很少，可增强可靠性及实现单面印刷电路板的布局
- 高带宽提供快速的无过冲启动及出色的瞬态负载响应
- 扩大了漏极与其它引脚间的爬电距离，提高了应用的可靠性

EcoSmart® — 极高效率

- 轻松满足全球所有节能标准
- 在265 VAC输入时，无偏置绕组下的空载能耗<170 mW；有偏置绕组时空载能耗<60 mW
- 开/关控制可在极轻负载时具备恒定的效率 — 是达到强制性CEC标准及1 W PC待机要求的理想选择

应用

- 适合峰值输出功率与连续输出功率之比很大的应用 — DVD、PVR、机顶盒解码器、有源音箱 (如电脑音频)、音频放大器、调制解调器及照片打印机

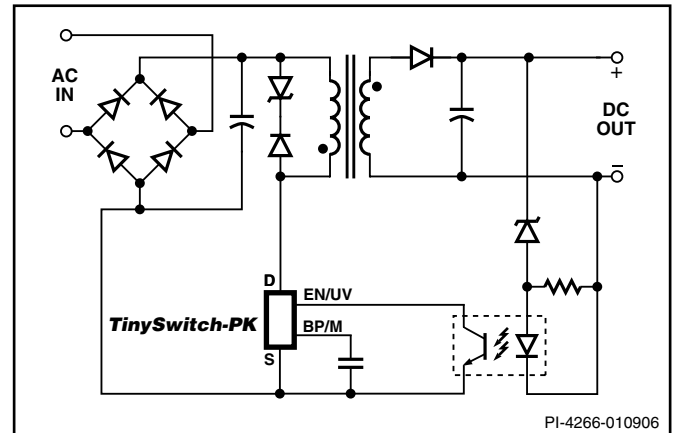


图 1. 典型峰值功率的应用

输出功率表

产品 ³	230 VAC ± 15%			85-265 VAC		
	适配器 ¹	开放式 ²	峰值	适配器 ¹	开放式 ²	峰值
TNY375P/G/D⁴	8.5 W	15 W	16.5 W	6 W	11.5 W	12.5 W
TNY376P/G/D⁴	10 W	19 W	22 W	7 W	15 W	17 W
TNY377P/G	13 W	23.5 W	28 W	8 W	18 W	23 W
TNY378P/G	16 W	28 W	34 W	10 W	21.5 W	27 W
TNY379P/G	18 W	32 W	39 W	12 W	25 W	31 W
TNY380P/G	20 W	36.5 W	45 W	14 W	28.5 W	35 W

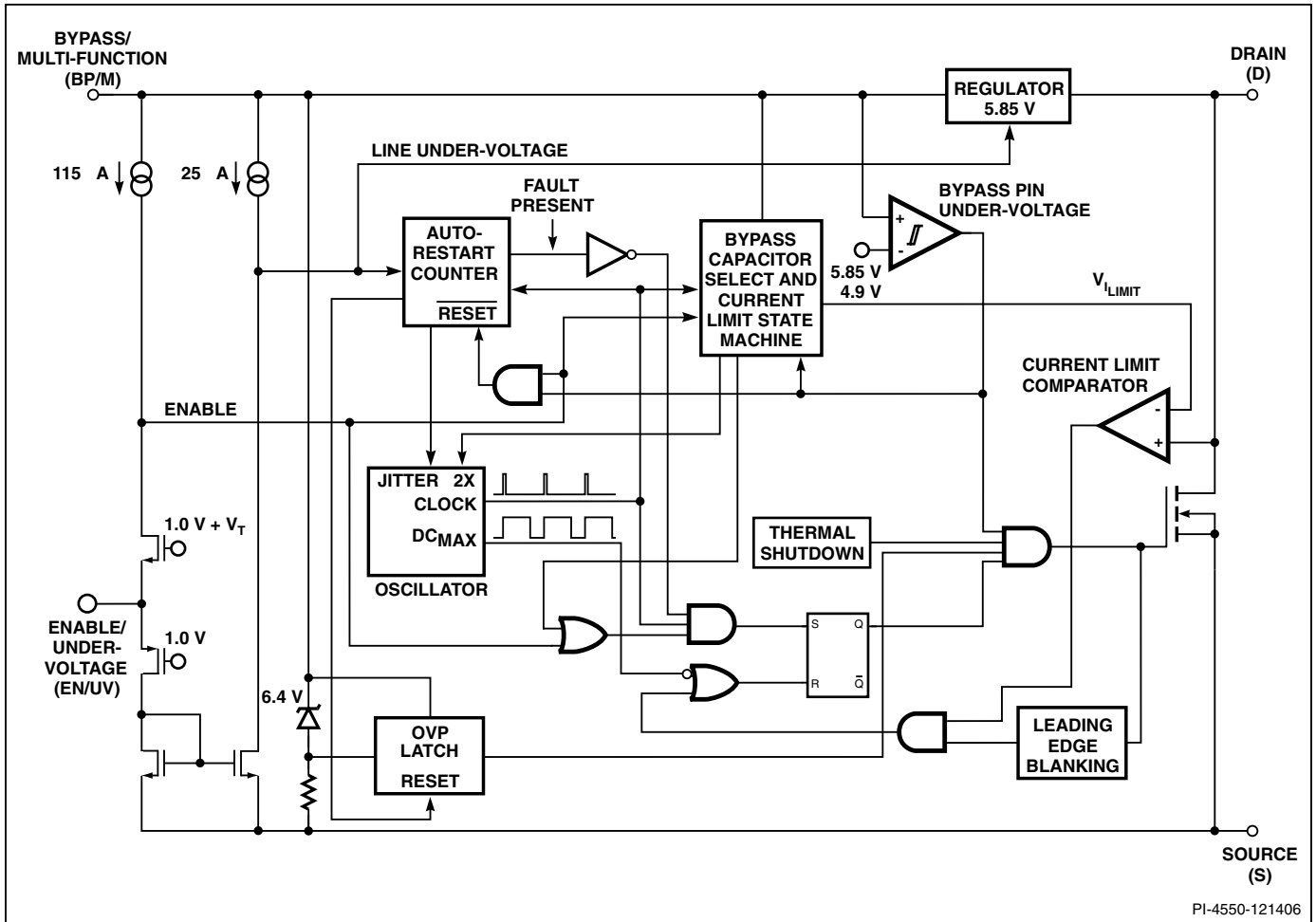
表 1. 输出功率表

注释：

1. 最小的持续输出功率是在典型的无风密闭适配器中、环境温度为+50 °C的条件下测量得到的。使用一个外部的散热片将提高输出功率的能力。
2. 在开放式设计中的最小持续功率（参考主要应用指南）。
3. 封装：P:DIP-8C, G:SMD-8C。可提供无铅封装（后缀为N）。参考数据手册内的元件订购信息。

说明

TinySwitch-PK集成了一个700 V的功率MOSFET、振荡器、高压开关电源电流源、电流限流（用户可选）及热关断电路。它所具有的独特峰值模式特性在峰值负载下提升电流限流点及频率。提升的电流限流点可提供峰值输出功率，而增加的峰值模式频率则确保变压器尺寸可按照连续输出功率的水平而非峰值功率所需的尺寸来选择。



PI-4550-121406

图2. 功能结构图

引脚功能描述

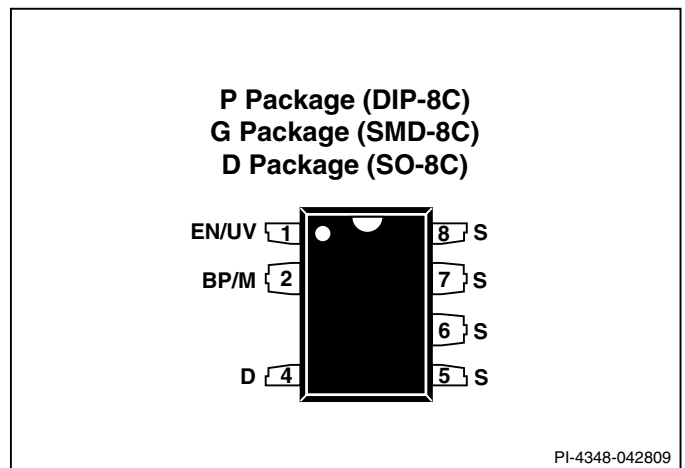
漏极(D)引脚:

功率MOSFET的漏极连接点。在开启及稳态工作时提供内部操作电流。

旁路/多功能(BP/M)引脚:

此引脚有多项功能:

1. 一个外部旁路电容连接到这个引脚，用于生成内部5.85 V的供电电源。
2. 作为外部限流点设定，根据所使用电容的数值选择电流限值。使用数值为0.1 μF 的电容会工作在标准的电流限值上。使用数值为1 μF 的电容会将电流限值降低到相邻更小型号的标准电流限值。使用数值为10 μF 的电容会将电流限值升高到相邻更大型号的标准电流限值。
3. 它还提供了关断功能。在输入掉电或检测出线电压欠压状态时，当流入旁路引脚的电流超过7 mA时关断器件，直到BP/M电压下降到4.9 V之下。还可将一个稳压管从BP/M引脚连接到偏置绕组供电端实现输出过压保护。



PI-4348-042809

图3. 引脚布局

使能/欠压(EN/UV)引脚:

这一引脚有多项功能：输入使能信号及线电压欠压检测。在正常操作下，功率MOSFET的开关由此引脚控制。当从此引脚拉出的电流大于某个阈值电流时，MOSFET将被关断。当此引脚

的电流小于某个阈值电流时，MOSFET将被重新开启。对阈值电流的调制可以防止群脉冲现象的发生。阈值电流值在75 μA 到115 μA 之间。

在EN/UV引脚和DC电压间连接一个外部电阻可以用来感测输入电压的欠压情况。如果没有外部电阻连接到此引脚，可检测出这一情况并禁止输入电压欠压保护功能。

源极(S)引脚：

内部连接到MOSFET的源极，用于高压功率的返回节点及控制电路的参考点。

TinySwitch-PK功能描述

TinySwitch-PK在一个器件上集成了一个高压功率MOSFET开关及一个电源控制器。与通常的PWM（脉宽调制）控制器不同，它使用简单的开/关控制方式来稳定输出电压。

这个控制器包括了一个振荡器、使能电路（感测及逻辑）、流限状态调节器、5.85 V稳压器、旁路/多功能引脚欠压及过压电路、电流限流选择电路、过热保护、电流限流电路，前沿消隐电路及一个700 V的功率MOSFET管。此外，还增加了欠压检测、自动重新启动、自动调整的开关周期导通时间延长及频率抖动功能。图2显示了具备以上重要特性的功能结构图。

振荡器

典型的振荡器频率内部设置在264 kHz的平均水平（在最高电流限流点的水平）。此振荡器产生两个信号：最大占空比信号（ DC_{MAX} ）及显示每个开关周期开始的时钟信号。

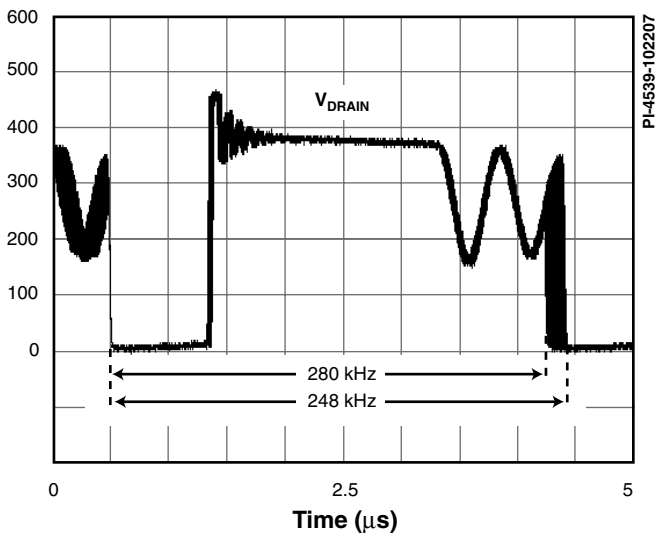


图4. 频率抖动

振荡器具有的电路可导入少量的频率抖动，通常为3%的开关频率以将EMI降到最小。频率抖动的调制速率设置在1kHz的水平，目的是优化平均及准峰值的EMI。测量频率抖动时应将示波器触发设定在漏极电压波形的下降沿。图4的波形图显示了振荡器频率在264 kHz上的频率抖动状态。

输入使能和流限状态调节器

EN/UV引脚的输入使能电路包括了一个输出设置在1.2 V的低阻抗源极跟随器。流经此源极跟随器的电流被限定为115 μA 。当流出此引脚的电流超过了阈值电流，在此使能电路的输出端会产生一个低逻辑电平（禁止），直到流出此引脚的电流低于阈值电流。在每个周期开始时，对应时钟信号的上升沿对这一使能电路输出进行采样。如果为高电平，功率MOSFET会在那个周期导通（启用）。如果为低电平，功率MOSFET将仍处于关闭状态（禁止）。由于取样仅在每个周期的开始时进行，此周期中随后产生的EN/UV引脚电压或电流的变化对MOSFET状态都不构成影响。当一个周期被禁止时，在264 kHz对EN/UV引脚进行采样。更快地采样使电源以更快速度进行响应，而无需等待周期结束。

在轻载状态下，当开关频率有可能进入音频范围内时，流限状态调节器以非连续方式降低流限。较低的电流限流值使开关频率保持在音频范围之上，并降低变压器的磁通密度从而减轻了音频噪音。状态调节器监测使能的开关序列以确定负载情况，并以非连续方式相应地调节流限。

在大多数的工作状态下（除非接近空载时），在开关周期被禁止时低阻抗源极跟随器会控制EV/UV引脚的电压，使其不会远远低于1.2 V。这提高了连接到此引脚光耦器的响应时间。

5.85 V稳压器及6.4 V分流电压箝位

在MOSFET处在关闭期间，5.85 V稳压器就会从漏极电压吸收电流，将连接到旁路引脚的旁路电容充电到5.85 V。旁路/多功能引脚是内部供电电压节点。当MOSFET导通时，器件利用储存在旁路电容内的能量工作。内部电路的极低功耗使TNY375和TNY376利用从漏极吸收的电流持续工作。一个0.1 μF 的旁路电容就足够实现高频率的去耦及能量存储。

此外，当有电流从外部电阻提供给旁路/多功能引脚时，一个6.4 V的分流稳压箝位电路会将旁路/多功能引脚电压箝位在6.4 V。利用偏置绕组经过外部电阻向TinySwitch-PK供电的方式对TNY377-380器件是必须的。这一方式可将空载功耗降低到50 mW。

旁路/多功能引脚欠压电路

在稳态工作下，当旁路/多功能引脚电压下降到4.9 V以下时，旁路/多功能引脚欠压电路将关断功率MOSFET。在稳态工作下一旦旁路/多功能引脚电压下降到4.9 V之下，它必须再上升回5.85 V才可重新开启功率MOSFET。

过热保护

热关断电路检测结的温度。阈值设置在142 °C并具备75 °C的迟滞范围。当结温度超过这个阈值，功率MOSFET开关被禁止，直到结温度下降75 °C，MOSFET才会重新使能。采用75 °C（典型）的迟滞可防止因持续故障而使PC板出现过热现象。

电流限流点

电流限流电路检测功率MOSFET的电流。当电流超过内部阈值(I_{LIMIT})时，在该周期剩余阶段会关断功率MOSFET。电流限流状态调节器在中轻度负载条件下以非连续方式降低电流限流阈值。

在功率MOSFET开启后，前沿消隐电路会将电流限流比较器抑制片刻(t_{LEB})。通过设置前沿消隐时间，可以防止由电容及次级整流管反向恢复时间产生的电流尖峰所引起开关脉冲的提前误关断。

自动重新启动

一旦出现故障，例如在输出过载、输出短路或开环情况下，TinySwitch-PK进入自动重新启动操作。每当EN/UV引脚电压拉低时，一个由振荡器记时的内部计数器会重新置位。如果在

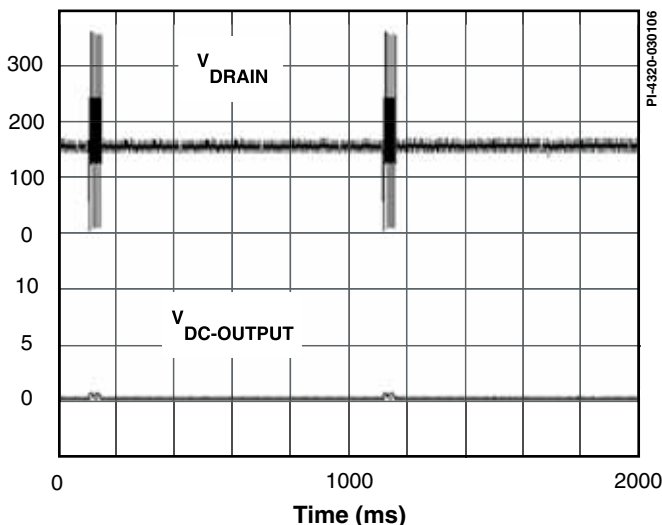


图5. 自动重新启动工作

8192个开关周期（32 ms）内EN/UV引脚未被拉低，功率MOSFET开关通常被禁止1秒（除欠压状态下，因MOSFET在欠压时已被关断）。自动重新启动电路对功率MOSFET进行交替使能和关闭，直到故障排除为止。图5显示了输出短路时自动重新启动电路的工作情况。

在欠压状态下，功率MOSFET开关的禁止时间超过通常的1秒，直到欠压状态结束为止。

自适应的开关周期导通时间延长

自适应开关周期导通延长是指在初级电流未达到电流限流点前继续保持此开关周期导通，而不是在最大占空比 DC_{MAX} 达到后提前结束此周期。这一特性降低了维持稳压所需的最小输入电压，延长了维持时间并降低了所需电解电容的尺寸。导通时间延长功能在电源通电开启时及自动重新启动后被禁止，直到电源输出电压达到稳定时。

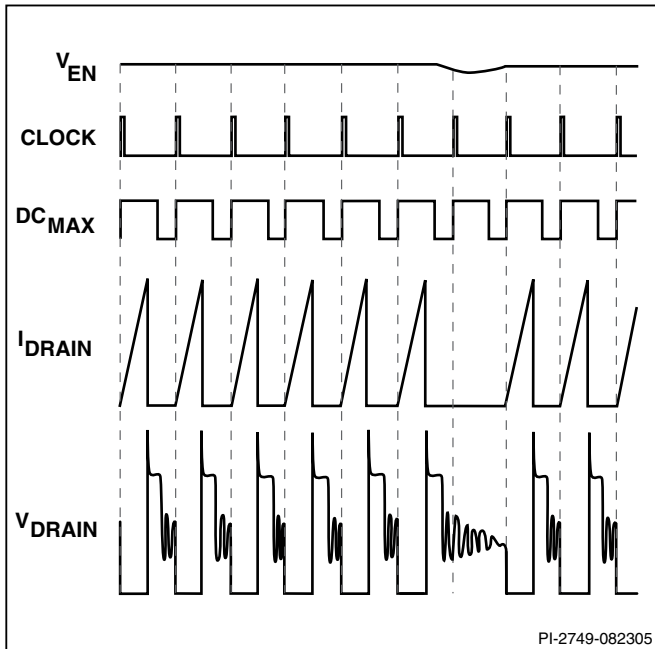
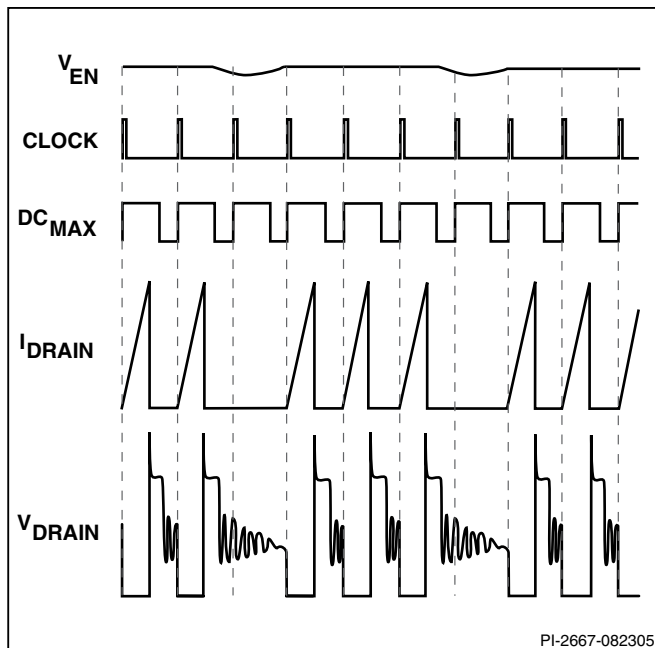
输入欠压检测电路

连接在直流电压与EN/UV引脚间的外接电阻可用于监测直流输入电压。在通电或自动重新启动时功率MOSFET开关禁止期间，流入EN/UV引脚的电流必须超过25 μA ，以启动功率MOSFET。在通电时，旁路/多功能引脚在欠压情况下会被维持在4.9 V。一旦欠压情况消除并且旁路/多功能引脚电压稳定在5.85 V时，开关被启动。一旦MOSFET开关开启，在出现故障的情况下，除非电源进入自动重新启动模式，否则DC输入电压将被忽略。如果在自动重新启动模式下功率MOSFET禁止开关期间出现欠压情况，则自动重新启动计数器会停止计数。这使禁止时间从正常的1秒延长到欠压消除为止。

欠压电路还能同时检测到没有外部电阻连接到EN/UV引脚的状况（低于 $\sim 1 \mu A$ 的电流流入此引脚）。在此情况下则禁止欠压保护功能。

TinySwitch-PK工作原理

TinySwitch-PK器件以流限模式工作。在使能状态下，振荡器在每个时钟周期开始时开启功率MOSFET。当电流达到限流点或达到最大占空比时（导通时间延迟被禁止时），MOSFET才会关断。由于设计的最高流限值与频率是定值，它提供给负载的功率与变压器初级电感及峰值初级电流的平方成正比。因此，电源的设计包括变压器初级电感量的计算，以满足最大输出功率的要求。如果根据功率选择了正确的器件，那么流过电感内的电流会在达到 DC_{MAX} 极限前上升到流限值。

图6. 在接近满载时的操作(f_{osc} 264 kHz)图7. 在较重负载时的操作(f_{osc} 264 kHz)

使能

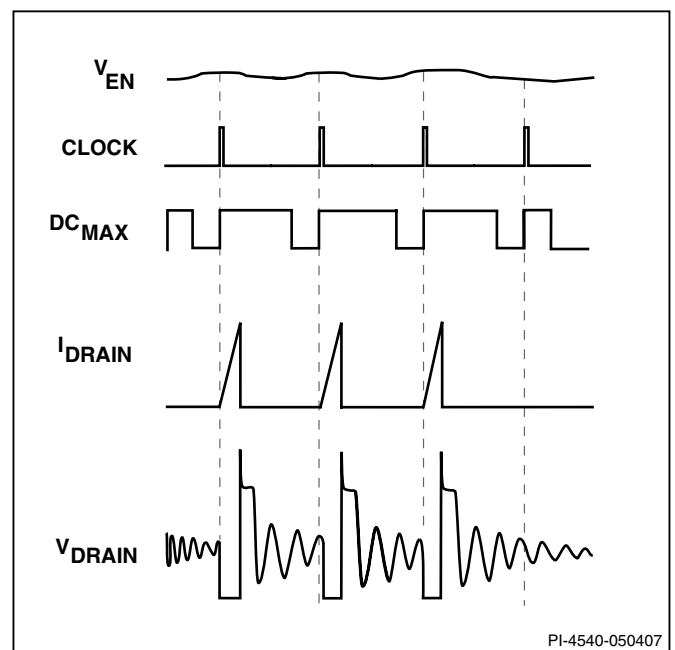
TinySwitch-PK检测EN/UV引脚来判定是否进入下一个开关周期。周期序列用于确定流限。一个周期一旦开始，就会完成整个周期（即使在周期进行中途EN/UV引脚状态发生变化也是如此）。这种工作方式使得电源的输出电压纹波由输出电容、每一开关周期传输的总能量及反馈延时决定。

电源输出电压与参考电压在次级比较产生EN/UV引脚信号。当电源输出电压低于参考电压时，EN/UV引脚信号为高电平状态。在典型的应用当中，EN/UV引脚由光耦驱动。光耦晶体管的集电极连接到EN/UV引脚，发射极连接到源极引脚。将光耦LED与一个齐纳二极管串联连接在需稳压的直流输出电压的两端。当输出电压超出目标稳压值时（光耦LED压降加上齐纳二极管电压），光耦LED开始导通，将EN/UV引脚拉低。如要改善输出稳压精度，齐纳二极管可用一个TL431电压参考电路替代。

带流限状态调节的开/关控制

TinySwitch-PK的内部时钟始终工作。它在每个时钟周期上升沿对EN/UV引脚进行取样，来决定是否执行一个开关周期，并根据多个周期的取样序列确定适当的流限。重负载时，流限状态调节器将流限设置到最高值。对于TinySwitch-PK而言，当状态调节器将流限设置到其最高值时，振荡器频率也将提高一倍，从而提供独特的峰值功率模式。负载减轻时，流限状态调节器会相应将流限值的设置降低。在较低的电流限流点水平时，振荡器频率恢复到标准值。

接近最大负载时，TinySwitch-PK将在大部分时钟周期内导通（如图6）。当负载稍轻时，它会“跳过”额外周期以保持电源输出电压的稳定（如图7）。中等负载条件下，更多周期会被跳过，同时限流点也会降低。时钟频率会降低到最高限流点水平时的一半（如图8）。而在负载极轻时，电流限流点会进一步降低（如图9）。仅有少部分的周期导通以供给电源本身的功率消耗。因此，开关控制电路比PWM控制要迅速许多。可获得精确的稳压及出色的瞬态响应。

图8. 在中等负载时的操作(f_{osc} 132 kHz)

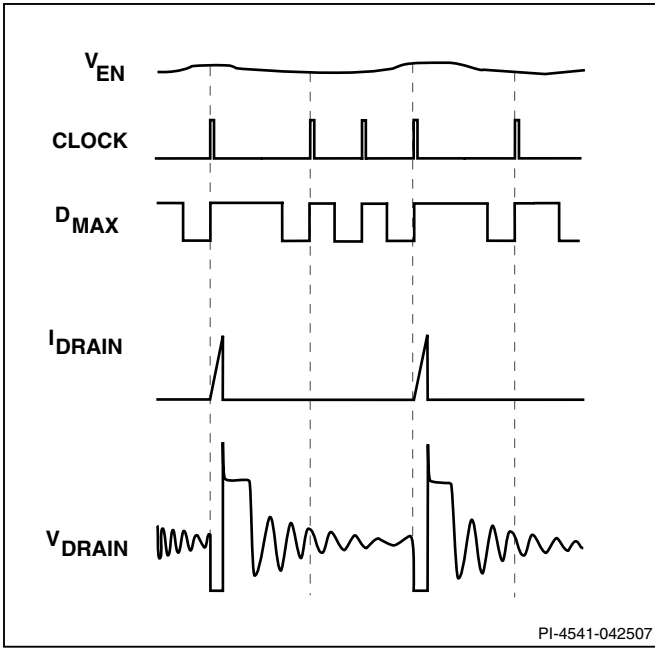


图9. 在极轻负载时的操作(f_{osc} 132 kHz)

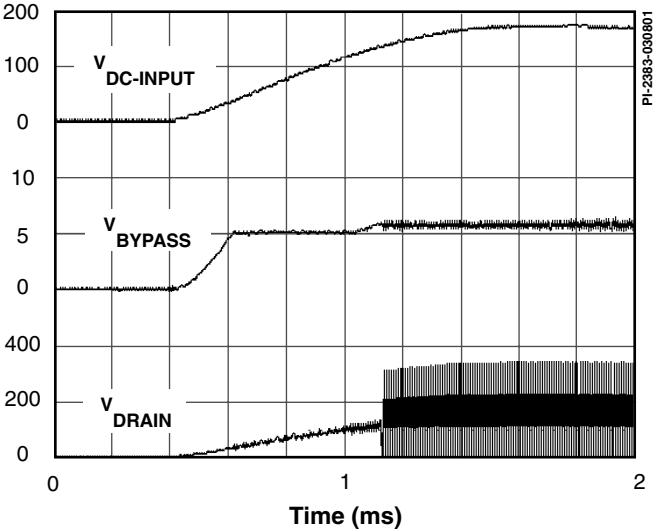


图10. 使用连接到EN/UV引脚的可选外部UV电阻(4 M Ω)的通电状态

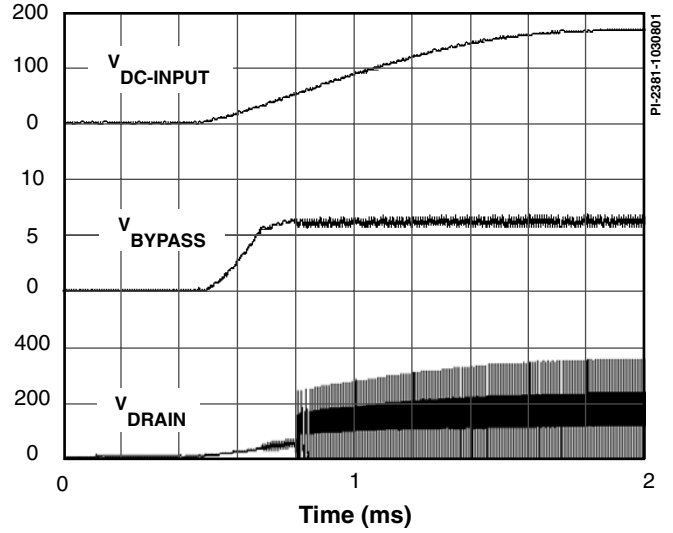


图11. 未使用连接到EN/UV引脚的可选外部UV电阻(4 M Ω)的通电状态

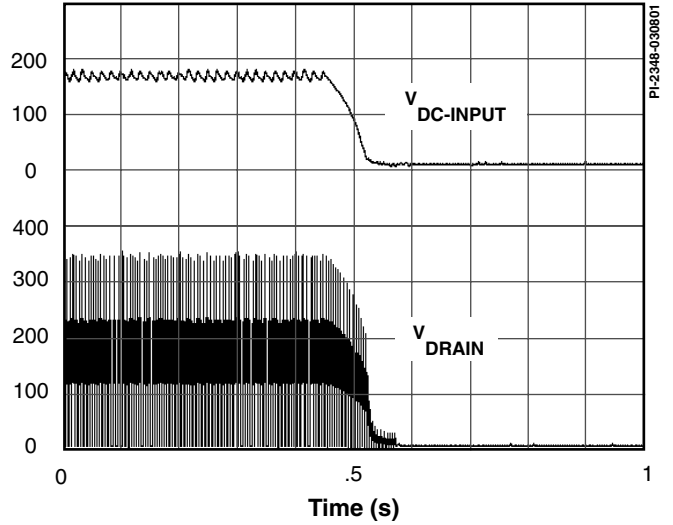


图12. 正常的断电时序(无UV电阻)

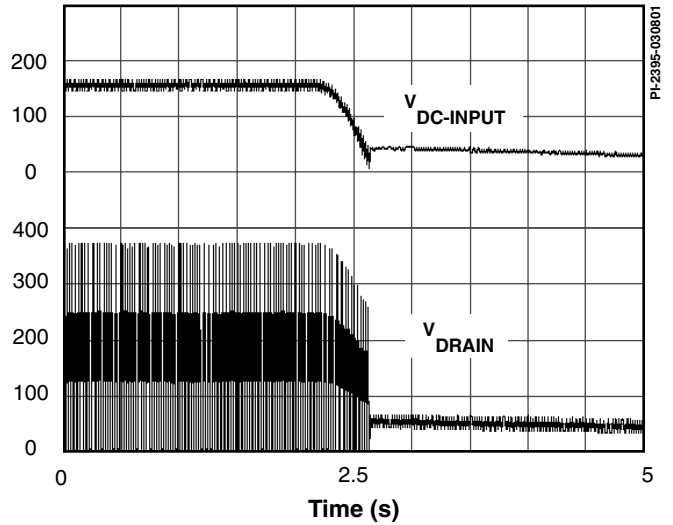


图13. 使用连接到EN/UV引脚的可选外部UV电阻(4 M Ω)的缓慢断电时序

通电 / 断电

TinySwitch-PK的旁路 / 多功能引脚上仅需要一个0.1 μF 的电容即可实现标准的电流限流。由于容量很小，电容的充电时间极短，通常为0.6 ms。充电时间与选择了不同电流限流的相应旁路 / 多功能引脚电容值成正比。由于开 / 关反馈的高带宽，电源输出无过冲。当在直流输入正极与EN/UV引脚间连接一个外部电阻(4 $\text{M}\Omega$)，在通电期间功率MOSFET开关将被延迟，直到直流电压超过阈值(100 V)之后。图10及图11显示了EN/UV引脚在有外接电阻及没有外接电阻(4 $\text{M}\Omega$)的应用中的通电时序波形。

断电时，如果使用了外接电阻，功率MOSFET在输出失调后仍将继续开关32 ms。之后由于低压时欠压保护功能禁止MOSFET重新启动，功率MOSFET将保持关断而不会造成输出的不良波动。

图12显示了一个典型的断电时序波形。图13显示了在待机应用中一个非常缓慢断电的时序波形。此处EN/UV引脚采用了一个外接电阻(4 $\text{M}\Omega$)以避免重新启动。

TNY375及TNY376直接由漏极引脚供电，因此无需偏置绕组来为芯片提供供电（参考上述功能描述）。可节省偏置绕组及相关元件成本。对于TNY377-380，如果应用要求空载功耗非常

低(50mW)，可在偏置绕组与旁路 / 多功能引脚间连接一个电阻来向芯片供电。建议最小供电电流为 $I_{S2}+I_{DIS}$ 。此时旁路/多功能引脚将箝位在6.4 V。这种方法将不再由漏极供电，因此降低了空载功耗并提高满载效率。

电流限流工作方式

各开关周期在漏极电流达到器件的电流限流值时终止。流限操作能很好地抑制线电压纹波，并提供不受输入电压影响的恒定输出功率。

旁路 / 多功能引脚电容

旁路 / 多功能引脚可使用一个数值为0.1 μF 的小陶瓷电容来实现内部电源的去耦。另外可使用更大的电容来调节流限。一个1 μF 的BP/M引脚电容将选择一个与相邻更小型号相同的流限值，一个10 μF 的BP/M引脚电容将选择一个与相邻更大型号相同的流限值。TNY375及TNY376的MOSFET不能满足相邻更大器件的电流限流点。它们的电流限流点将会提高到其对应MOSFET的最大能力。较高限流点的TNY380通常设定在1105 mA。较小限流点的TNY375设置到325 mA。

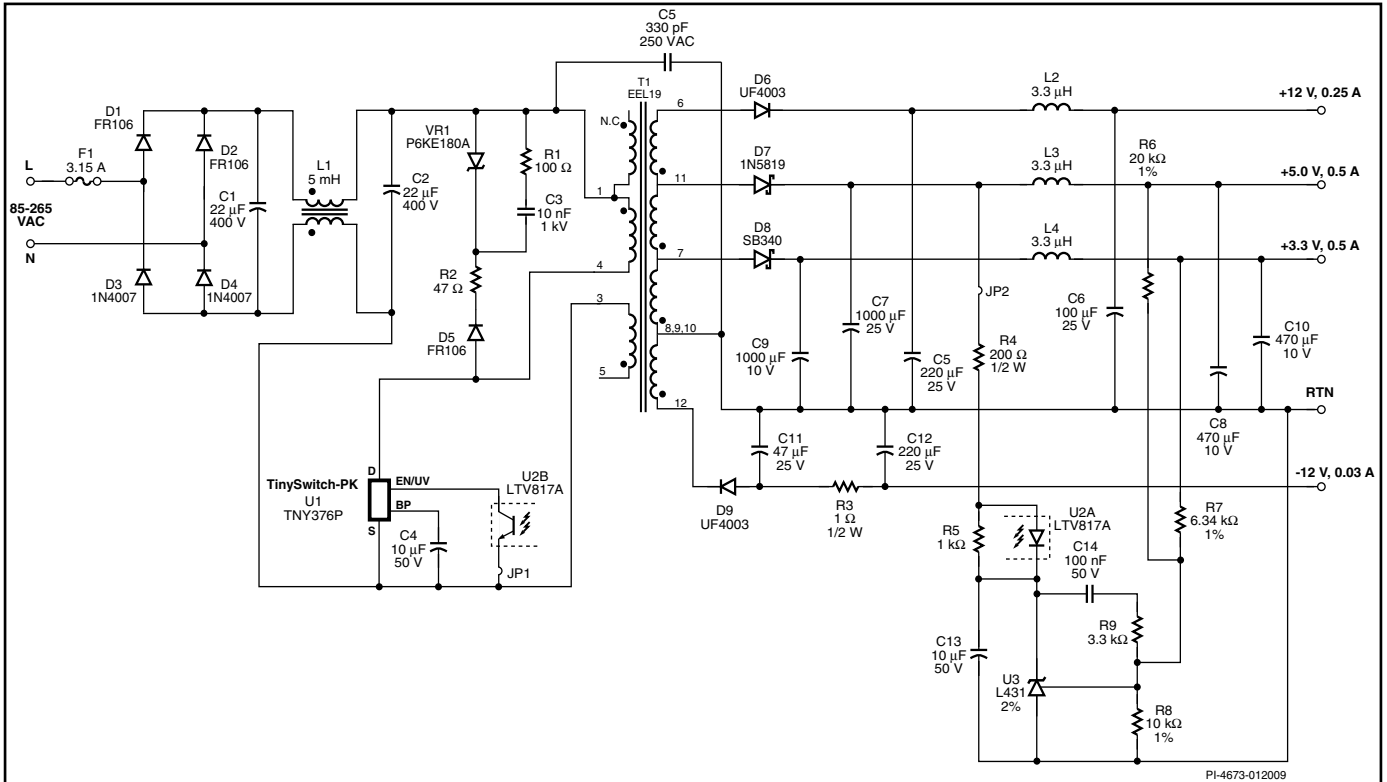


图 14. 使用TNY376P的四路输出、平均输出功率7.5 W、峰值功率13 W的电源

应用范例

图14显示了一个采用TNY376的低成本、通用输入、四路输出的反激式电源设计。连续输出功率为7.5 W，峰值功率为13 W。输出电压分别为3.3 V、5 V、12 V及-12 V。

经整流及滤波的输入电压加在T1的初级绕组上。U1中集成的MOSFET驱动变压器初级的另一侧。二极管D5、C3、R1、R2、及VR1组成箝位电路，将漏极的漏感关断电压尖峰控制在安全值范围以内。齐纳二极管箝位及并联RC的结合使用不但优化了EMI，而且更有效率。

3.3 V及5 V输出通过电阻R6及R7进行检测。R8上的电压由参考IC U3调节到2.5 V。如果R8上的电压开始超过2.5 V，U3的阴极就会驱使电流流入光耦U2内部的LED，从而下拉光耦中晶体管的电流。当此电流超出使能引脚阈值电流时，将抑制下一个开关周期。相反地，当R13上的电压下降到2.5 V以下时，使能引脚的电流低于阈值电流，从而进入一个传导周期。通过调整使能的周期数量来对输出电压进行调节。随负载的减轻，使能周期也随之减少，从而降低有效的开关频率，根据负载情况减低开管损耗。因此能够在负载极轻时提供恒定的效率，易于满足能效标准的要求。

输入滤波电路（C1、L1及C2）降低传导EMI。为改善共模EMI，此设计在变压器内采用了E-Shield™屏蔽技术，来降低共模EMI位移电流及EMI。这些技术与TNY376的频率抖动相结合，令此设计具有出色的传导及辐射EMI性能，比EN55022 B级对传导EMI所规定的要求还多出10 dBμV的裕量。

设计灵活性方面，C4的数值在U4的三个电流限流点之间选择。设计师可根据应用选用相应的电流限流点。

- 使用0.1 μF的BP/M引脚电容器件会工作在标准的电流限流点上，是典型应用的常用选择。
- 当使用1 μF的BP/M引脚电容，器件工作的限流点会降低，从而降低流经器件的RMS电流值并因此提高效率，但会影响最大输出功率的能力。非常适用于对温度要求高、需要考虑更好散热的设计。
- 当使用10 μF的BP/M引脚电容，器件工作的电流限流点会升高，在温度允许的情况下，器件的峰值输出功率或持续输出功率会有所增加。

此外，设计灵活性还表现在TinySwitch-PK产品系列相邻型号之间的电流限流值的相互兼容。某一器件降低的电流限流点与相邻更小型号的标准电流限流点相同，而提高的电流限流点与相邻更大型号的标准电流限流点相同。

波，应将电容尽量放置在距器件源极和旁路引脚最近的地方。为更好发挥OVP功能，建议使用一个相对高的、范围在15 V-30 V的偏置绕组电压。这可以减低偏置绕组上由漏感引起的误差电压影响，并在空载时有足够电压供应保证IC器件的正常损耗。

在大多数设计中实现OVP的功能，齐纳二极管的电压应比偏置绕组电压高出6 V左右（偏置绕组电压为22 V时齐纳二极管的电压为28 V），但也可因漏感值的变化进行调整。此外，也可将一个小电阻(10 Ω 到 47 Ω)与偏置绕组二极管及/或OVP齐纳二极管串联接入，作为额外的滤波，如图15中R4及R5所示。同OVP齐纳二极管串联在一起的电阻同样可以控制流入旁路引脚的最大电流。

降低空载功耗

除TNY375及TNY376，其它器件都需要使用一个偏置绕组给IC供电，但可将空载功耗降低到<60 mW。应选择合适的电阻值（图15所示R8）来实现数据手册中所注明的供电电流 $I_{SQ} + |I_{DIS}|$ 。尽管在实际设计时，由于低负载时偏置电压随之降低，流经R6的电流的降低。

噪音

TinySwitch-PK丢周期工作方式会使变压器产生音频分量的噪音。为抑制噪音产生，在设计中应使变压器的峰值磁芯磁通密度低于3000 Gauss (300 mT)。采用此方法并使用标准的变压器生产浸漆工艺就可以基本上消除音频噪音。不要对变压器采用真空浸渍方式，这会引入较高的初级电容，从而增大开关损耗。更高的磁通密度也是可行的，然而必须仔细对变压器的噪音进行评估，最好在设计确认前使用生产过程中的变压器样品进行测试。

在箝位电路中使用类似Z5U介质的陶瓷电容也可能产生音频噪音。在这种情况下，尝试使用其他不同介质材料或结构的电容，例如薄膜型电容或金属膜型电容。

TinySwitch-PK布局的注意事项

单点接地

在输入滤波电容与连接源极引脚的铜铂区域使用一个单一接地点。

在更大的转换器中作为辅助电源使用时，建议使用一个直流总线去耦电容。通常数值为100 nF。

偏置绕组的地线应直接连接到输入或去耦电容。这样走线可使共模浪涌电流远离器件。

旁路引脚电容(C_{BP})

旁路引脚电容应放置在距离旁路引脚和源极引脚最近的地方。

在连接到旁路引脚电容或光耦的走线上应没有电流流过。如果使用SMD元件，应将一个电容直接放置在封装下BP及源极引脚之间的位置。

当使用的电容值为1 μ F or 10 μ F来选择降低或升高的电流限流模式时，建议在BP及源极引脚间放置一个0.1 μ F的陶瓷电容。

使能/欠压引脚节点连接

EN/UV引脚是低电流低电压引脚，躁音耦合可造成较差的稳压精度及/或不精确的输入电压过压水平。连接到EN/UV引脚的走线必须远离高电流或高压开关节点，包括漏极引脚及箝位元件。这一要求同样适合欠压检测电阻(R_{UV})的放置。连接到漏极的走线不能在此器件之下。

TinySwitch-PK通过启动时流入EN/UV引脚的一个~1 μ A的电流检测欠压电阻。如果不使用欠压保护特性，则需要确保流入EN/UV引脚的电流 $\ll 1 \mu$ A。这样可防止错误地检测到欠压电阻的存在，从而防止启动的正常进行。

使用免洗助焊剂可能会提高漏电流（通过降低表面的电阻率），应仔细依照助焊剂供应商的使用指南操作，尤其要防止助焊剂受污染。

如果在BP及EN/UV引脚间放置一个100 k Ω 、5%的电阻使流入EN/UV引脚的电流大于 $I_{LUV(MAX)}$ ，则可忽略如上要求。

初级环路面积

由输入滤波电容、变压器初级及TinySwitch-PK组成的初级环路面积应尽可能小。

初级箝位电路

可以使用箝位电路来限制MOSFET在关断时漏极引脚的峰值电压。在初级绕组上使用一个RCD箝位或一个Zener及二极管箝位即能够实现。在任何情况下，为改善EMI，从箝位元件到变压器再到TinySwitch-PK的电路路径应保证最小。

散热考量

源极的四个引脚都从内部连接到IC的引线部位，是器件散热的主要路径。因此所有的源极引脚都应连接到TinySwitch-PK下的铺铜区域，不但作为单点接地，还可作为散热片使用。因它连接到安静的源极节点，可以将这个区域扩大以实现良好的散热。对于轴向输出二极管亦如此，应将连接到阴极的PCB区域最大化。

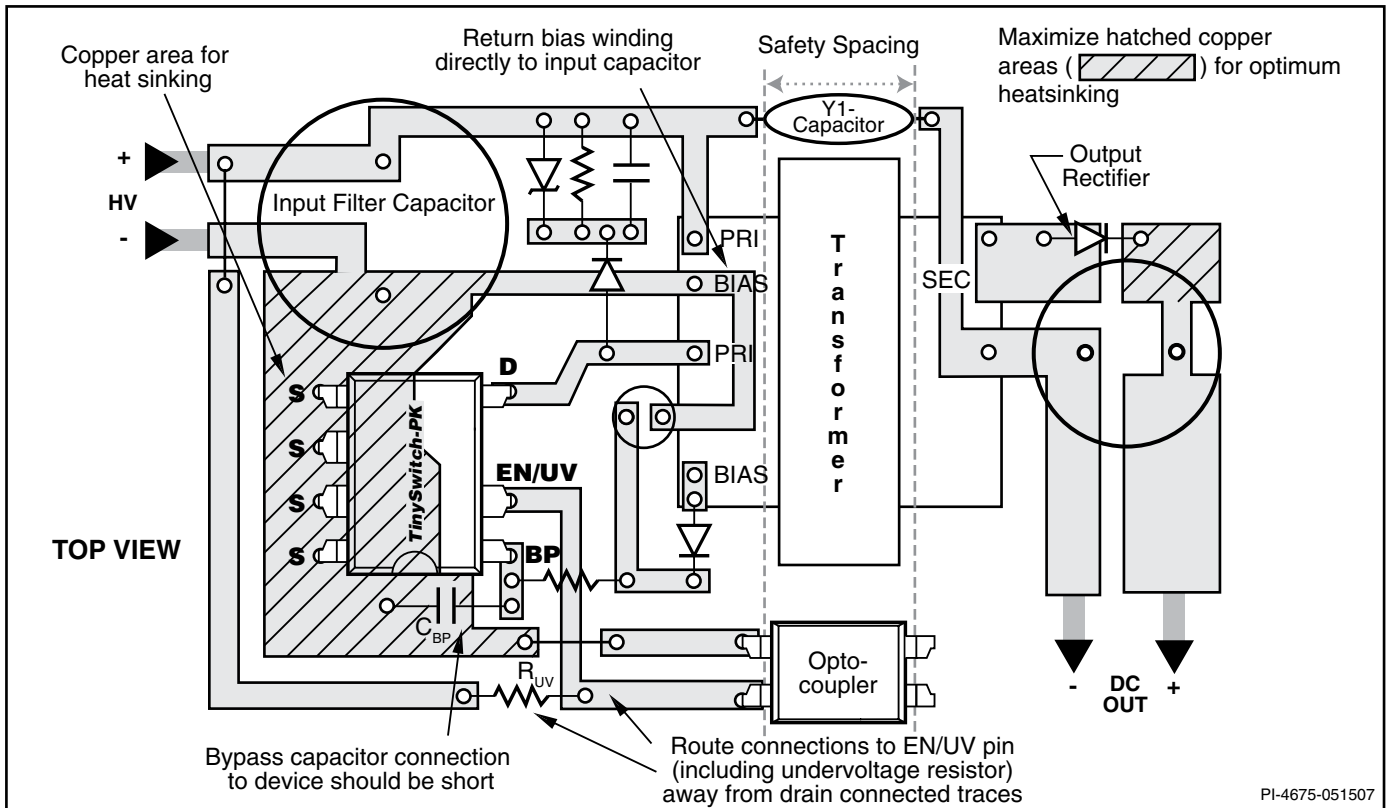


图 16. 使用P封装的TinySwitch-PK布局考量

Y-电容

应将Y电容直接放置在初级输入滤波电容正极和变压器次级的共地 / 返回极接脚之间。这样放置会使高幅值的共模浪涌电流远离 TinySwitch-PK 器件。注意：如果在输入端使用了 π (C, L, C) 型 EMI 滤波器，那么滤波器内的电感应放置在输入滤波电容的负极之间。

光耦

将光耦合器置于靠近 TinySwitch-PK 的地方来缩短初级侧铜箔走线的长度。令高电流、高电压的漏极及箝位电路的铜箔走线远离光耦合器以避免噪声信号的干扰。

输出二极管

要达到最佳的性能，连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外，对于轴向二极管，与二极管的阴极和阳极连接的铜铂区域面积应足够大，以便用来散热。最好在安静的阴极留有更大的铜铂区域。阳极铜铂区域过大会增加高频辐射 EMI。

快速设计校验

对于任何使用 TinySwitch-PK 的电源设计，都应该经过全面测试以确保在最差条件下元件的规格没有超过规定范围。因此，强烈建议进行如下的测试：

1. 最大化漏极电压-校验在最高输入电压和峰值（过载）输出功率时 V_{DS} 没有超过 650 V。给 700 V 的 BV_{DSS} 规格增加 50 V 的裕量，使得在设计变更时留有一定的设计裕量。
2. 最大漏极电流-在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，检查漏极电流以确定变压器是否出现饱和，另外也要检测电源开启时是否出现过高的前沿导通电流尖峰。在稳态工作下重复以上操作，校验前沿电流尖峰在 $t_{LEB(MIN)}$ 结束时低于 $I_{LIMIT(MIN)}$ 。在任何条件下，最大漏极电流应低于规定的绝对最大额定值。
3. 热检测 — 在规定的最大输出功率、最小输入电压及最高环境温度情况下，检查 TinySwitch-PK、变压器、输出二极管及输出电容的温度没有超标。应有足够的温度裕量以保证 TinySwitch-PK 不会因为零件与零件间 $R_{DS(ON)}$ 的差异而引起过热问题出现，参见数据手册中关于 $R_{DS(ON)}$ 的说明。建议在低压输入及最大输出功率的情况下，TinySwitch-PK 源极引脚的最高温度不高于 110 °C，这样就可以适应上述参数的变化。

设计工具

有关设计工具的最新信息，请浏览 Power Integrations 的网站 www.powerint.com。

绝对最大额定值^(1,4)

漏极电压	-0.3 V to 700 V	工作结温 ⁽²⁾	-40 °C to 150 °C
峰值漏极电流: TNY375	0.6 A	引线温度 ⁽³⁾	260 °C
TNY376	0.8 A	注释:	
TNY377	1.4 A	1. 所有电压都是以 $T_A = 25\text{ °C}$ 时的源极为参考点。	
TNY378	2.2 A	2. 通常由内部电路控制。	
TNY379	2.9 A	3. 在距壳体1/16英寸处测量, 持续时间为5秒。	
TNY380	4.3 A	4. 在短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。但长时间用在器件允许的最大额定值时, 会对产品的可靠性造成影响。	
EN/UV 电压	-0.3 V to 9 V	5. 当漏极电压同时低于400 V时, 允许峰值漏极电流。	
EN/UV 电流	100 mA		
BP/M 电压	-0.3 V to 9 V		
贮存温度	-65 °C to 150 °C		

热阻抗

热阻抗: P或G封装:		注释:
(θ_{JA})	70 °C/W ⁽²⁾ ; 60 °C/W ⁽³⁾	1. 在靠近塑料表面的源极引脚测得。
$(\theta_{JC})^{(1)}$	11 °C/W	2. 焊在0.36 平方英寸(232 mm ²)、2 盎司 (610 克 / m ²) 铜铂区域。
D封装		3. 焊在1 平方英寸(645 mm ²)、2 盎司 (610 克 / m ²) 铜铂区域。
(θ_{JA})	100 °C/W ⁽²⁾ ; 80 °C/W ⁽³⁾	
$(\theta_{JC})^{(2)}$	30 °C/W	

参数	符号	条件		最小值	典型值	最大	单位
		SOURCE = 0 V; $T_J = -40\text{ to }125\text{ °C}$ 见图17 (除非特殊说明)					
控制功能							
输出频率 见注释A	f_{OSC}	State Machine at Highest Current Limit Level $T_J = 25\text{ °C}$	平均	248	264	280	kHz
			pk-pk Jitter		16		
	$f_{OSC-Low}$	All Lower Current Limit Levels $T_J = 25\text{ °C}$	平均		132		
			pk-pk Jitter		8		
最大占空比	DC_{MAX}	S1开路		62	65		%
EN/UV引脚最大关断阈值电流	I_{DIS}			-150	-115	-90	μA
EN/UV引脚电压	V_{EN}	$I_{EN/UV} = 25\text{ }\mu\text{A}$		1.8	2.2	2.6	V
		$I_{EN/UV} = -25\text{ }\mu\text{A}$		0.8	1.2	1.6	
漏极供电电流	I_{S1}	EN/UV Current > I_{DIS} (MOSFET Not Switching) See Note B			290		μA
	I_{S2}	EN/UV Open (MOSFET Switching at f_{OSC}) See Note C	TNY375		385	520	μA
			TNY376		460	600	
			TNY377		570	710	
			TNY378		740	900	
			TNY379		870	1060	
TNY380		1100	1350				

参数	符号	条件		最小值	典型值	最大	单位			
		SOURCE = 0 V; T _J = -40 to 125 °C 见图17 (除非特殊说明)								
控制功能 (继上)										
BP/M引脚充电电流	I _{CH1}	V _{BP/M} = 0 V, T _J = 25 °C See Note D, E	TNY375-378	-8.3	-5.4	-2.5	μA			
			TNY379-380	-9.7	-7.1	-3.9				
	I _{CH2}	V _{BP/M} = 4 V, T _J = 25 °C See Note D, E	TNY375-378	-5	-3.5	-1.5				
			TNY379-380	-6.6	-4.8	-2.1				
BP/M引脚电压	V _{BP/M}	See Note D		5.6	5.85	6.15	V			
BP/M引脚电压迟滞	V _{BP/MH}			0.80	0.95	1.20	V			
BP/M引脚分流电压	V _{SHUNT}	I _{BP} = 2 mA		6.0	6.4	6.7	V			
EN/UV引脚电压阈值	I _{LLUV}	T _J = 25 °C		22.5	25	27.5	μA			
电路保护										
峰值电流限流点 (BP/M电容=0.1 μF) 参见注释E	I _{LIMITPEAK}	di/dt = 72 mA/μs T _J = 25 °C See Note F	TNY375P	330	355	380	mA			
			TNY375G/D	330	355	387				
		di/dt = 91 mA/μs T _J = 25 °C See Note F	TNY376P	423	455	487				
			TNY376G/D	423	455	496				
		di/dt = 117 mA/μs T _J = 25 °C See Note F	TNY377P	544	585	626				
			TNY377G	544	585	638				
		di/dt = 143 mA/μs T _J = 25 °C See Note F	TNY378P	665	715	765				
			TNY378G	665	715	779				
		di/dt = 169 mA/μs T _J = 25 °C See Note F	TNY379P	786	845	904				
			TNY379G	786	845	921				
		di/dt = 195 mA/μs T _J = 25 °C See Note F	TNY380P	907	975	1043				
			TNY380G	907	975	1063				
		峰值电流限流点 (BP/M电容=1 μF) 参见注释E	I _{LIMITPEAKred}	di/dt = 72 mA/μs T _J = 25 °C See Note F	TNY375P	302		325	361	mA
					TNY375G/D	302		325	367	
di/dt = 91 mA/μs T _J = 25 °C See Note F	TNY376P			330	355	391				
	TNY376G/D			330	355	401				
di/dt = 117 mA/μs T _J = 25 °C See Note F	TNY377P			423	455	501				
	TNY377G			423	455	514				
di/dt = 143 mA/μs T _J = 25 °C See Note F	TNY378P			544	585	644				
	TNY378G			544	585	661				
di/dt = 169 mA/μs T _J = 25 °C See Note F	TNY379P			665	715	787				
	TNY379G			665	715	808				
di/dt = 195 mA/μs T _J = 25 °C See Note F	TNY380P			786	845	930				
	TNY380G			786	845	955				

参数	符号	条件 SOURCE = 0 V; T _J = -40 to 125 °C 见图17 (除非特殊说明)	最小值	典型值	最大	单位				
电路保护 (续)										
峰值电流限流点 (BP/M电容 = 10 μF) 参见注释 E	I _{LIMITPEAKinc}	di/dt = 72 mA/μs T _J = 25 °C See Note F	TNY375P	349	375	413	mA			
			TNY375G/D	349	375	424				
		di/dt = 91 mA/μs T _J = 25 °C See Note F	TNY376P	465	500	550				
			TNY376G/D	465	500	565				
		di/dt = 117 mA/μs T _J = 25 °C See Note F	TNY377P	665	715	787				
			TNY377G	665	715	808				
		di/dt = 143 mA/μs T _J = 25 °C See Note F	TNY378P	786	845	930				
			TNY378G	786	845	955				
		di/dt = 169 mA/μs T _J = 25 °C See Note F	TNY379P	907	975	1073				
			TNY379G	907	975	1102				
		di/dt = 195 mA/μs T _J = 25 °C See Note F	TNY380P	1028	1105	1216				
			TNY380G	1028	1105	1249				
		功率系数	I ² f	I ² f = I _{LIMITPEAK(TYP)} ² × f _{OSC(TYP)} T _J = 25 °C BP/M Capacitor = 0.1 μF	TNY375-380P	0.9 ×		I ² f	1.12 ×	A ² Hz
					TNY375-376D	0.9 ×		I ² f	1.16 ×	
TNY375-380G	0.9 ×				I ² f	1.16 ×				
I ² f = I _{LIMITPEAKred(TYP)} ² × f _{OSC(TYP)} T _J = 25 °C BP/M Capacitor = 1 μF	TNY375-380P			0.9 ×	I ² f	1.16 ×				
	TNY375-376D			0.9 ×	I ² f	1.20 ×				
	TNY375-380G			0.9 ×	I ² f	1.20 ×				
I ² f = I _{LIMITPEAKinc(TYP)} ² × f _{OSC(TYP)} T _J = 25 °C BP/M Capacitor = 10 μF	TNY375-380P			0.9 ×	I ² f	1.16 ×				
	TNY375-376D			0.9 ×	I ² f	1.20 ×				
	TNY375-380G			0.9 ×	I ² f	1.20 ×				
初始电流限流点	I _{INIT}	See Figure 20 T _J = 25 °C, See Note G	0.75 × I _{LIMIT(MIN)}			mA				
前沿消隐时间	t _{LEB}	T _J = 25 °C See Note G	TNY375-377	190	235	ns				
			TNY378-380	145	190					
电流限流延迟	t _{ILD}	T _J = 25 °C See Note G, H		200		ns				
热关断温度	T _{SD}		135	142	150	°C				
T热关断迟滞	T _{SDH}			75		°C				
BP/M引脚阈值电流	I _{SD}		4	7	9	mA				
BP/M引脚通电重置 阈值电压	V _{BP/M(RESET)}		1.6	2.6	3.6	V				

参数	符号	条件		最小值	典型值	最大	单位		
		SOURCE = 0 V; T _J = -40 to 125 °C 见图17 (Unless Otherwise Specified)							
输出									
导通电阻	R _{DS(ON)}	TNY375 I _D = 28 mA	T _J = 25 °C		19	22	Ω		
			T _J = 100 °C		29	33			
		TNY376 I _D = 35 mA	T _J = 25 °C		14	16			
			T _J = 100 °C		21	24			
		TNY377 I _D = 45 mA	T _J = 25 °C		7.8	9.0			
			T _J = 100 °C		11.7	13.5			
		TNY378 I _D = 55 mA	T _J = 25 °C		5.2	6.0			
			T _J = 100 °C		7.8	9.0			
		TNY379 I _D = 65 mA	T _J = 25 °C		3.9	4.5			
			T _J = 100 °C		5.8	6.7			
		TNY380 I _D = 75 mA	T _J = 25 °C		2.6	3.0			
			T _J = 100 °C		3.9	4.5			
		关断状态漏极漏电流	I _{DSS1}	V _{BP/M} = 6.2 V V _{EN/UV} = 0 V V _{DS} = 560 V T _J = 125 °C 见注释I	TNY375-376			50	μA
					TNY377-378			100	
TNY379-380					200				
I _{DSS2}	V _{BP/M} = 6.2 V V _{EN/UV} = 0 V		V _{DS} = 375 V, T _J = 50 °C 见注释G, I	15					
击穿电压	BV _{DSS}	V _{BP} = 6.2 V, V _{EN/UV} = 0 V, 见注释J, T _J = 25 °C		700			V		
漏极供电电压				50			V		
f _{OSC} 时的自动重新启动 导通时间	t _{AR}	T _J = 25 °C 见注释K			32		ms		
自动重新启动 占空比	DC _{AR}	T _J = 25 °C			3		%		

注释:

- A. 所有BP/M引脚电容的值。
- B. I_{S1} 是空载时器件控制器所损耗电流的精确估算值，因为在此种情况下工作频率非常低。空载时器件的总电流损耗为 I_{S1} 与 I_{DSS2} 之和。
- C. 由于输出MOSFET处于开关状态，因而很难将漏极的开关电流从供电电流中区分开来。可以替代的测量方法是在BP/M脚电压为 6.1 V时测量BP/M引脚电流。
- D. BP/M引脚不可作为外部电路的供电电流源。
- E. 为确保获得正确的电流限流值，建议使用 $0.1 \mu\text{F} / 1 \mu\text{F} / 10 \mu\text{F}$ 电容。此外，BP/M电容值的公差应与实际应用环境温度范围内要求的公差相等或更高。电容值必须介于表征法中规定的最小及最大电容值之间。

BP/M 引脚电容值	与额定电容值相关的公差	
	最小值	最大值
0.1 μF	-60%	+100%
1 μF	-50%	+100%
10 μF	-50%	NA

- F. 关于其它di/dt值时的电流限流点请参考图24。是在器件自偏置时进行的测量。
- G. 此参数是通过表征法得到的。
- H. 此参数是通过限流点的改变得到的。在电流波形分别为限流点规格中di/dt的一倍和四倍情况下测量的。
- I. I_{DSS1} 为80%的 BV_{DSS} 以及最大工作结温时最差的关断状态漏电流。 I_{DSS2} 是在最差应用条件下（265 VAC整流后）进行空载损耗计算时的典型漏电流。
- J. 可通过抬高漏极引脚电压，但不超过最小 BV_{DSS} 的方式检查击穿电压。
- K. 自动重新启动状态时的导通时间与振荡器拥有同样的温度特性 (与频率成反比)。

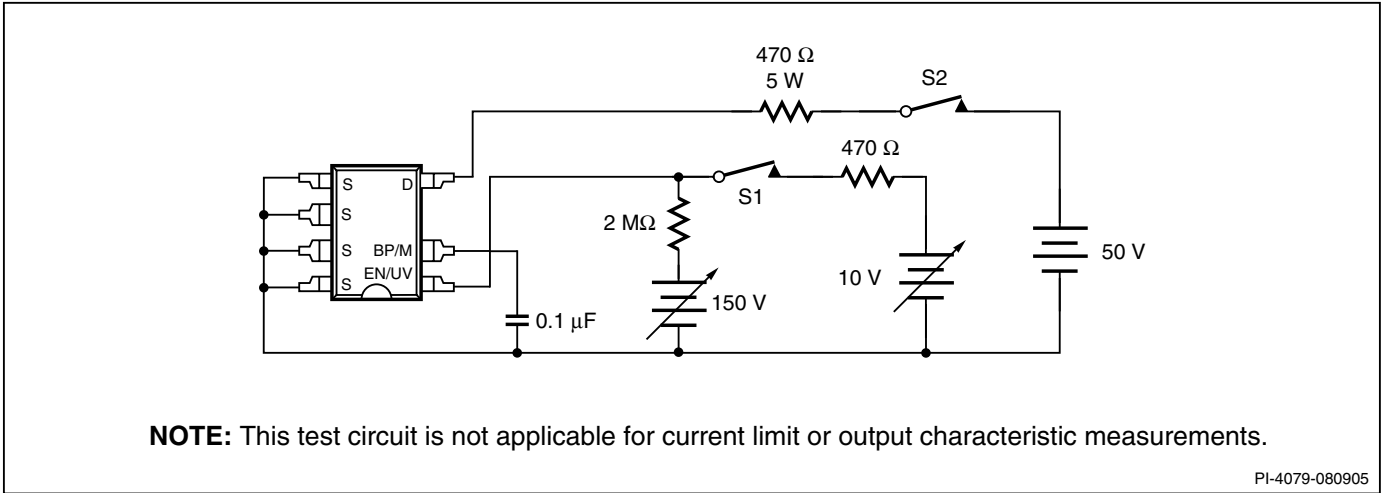


图 17. 常规测试电路

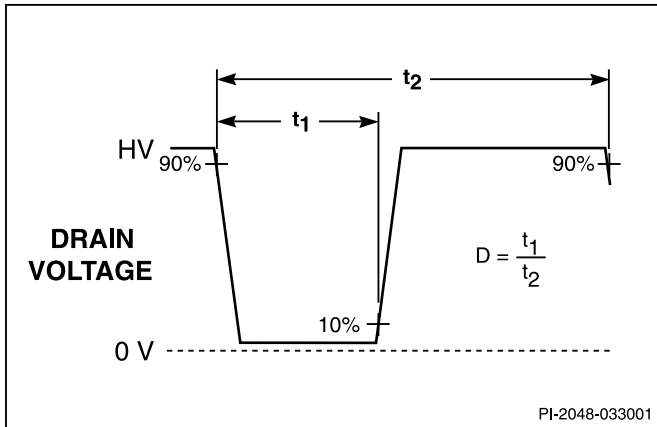


图 18. 占空比测量

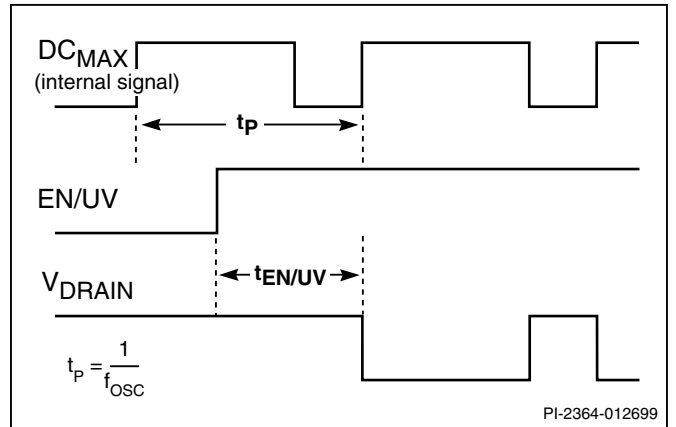


图 19. 输出使能定时

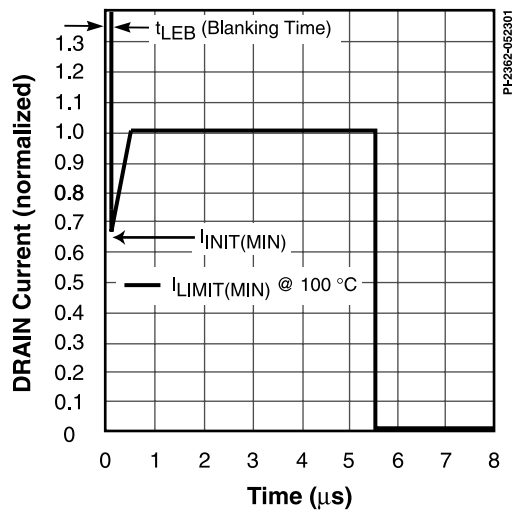


图 20. $f_{osc} = 132 \text{ kHz}$ 时的电流限流点包迹

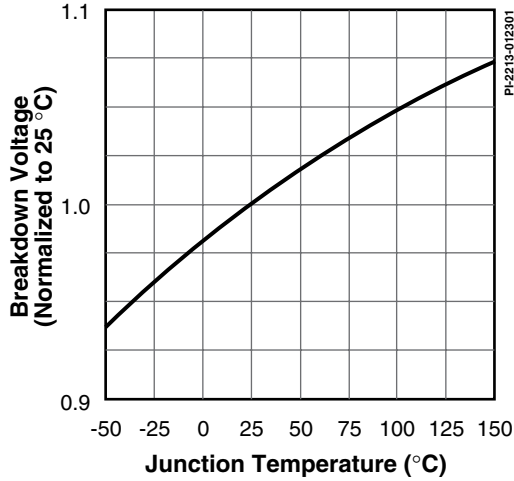


图 21. 击穿电压与温度的特性曲线

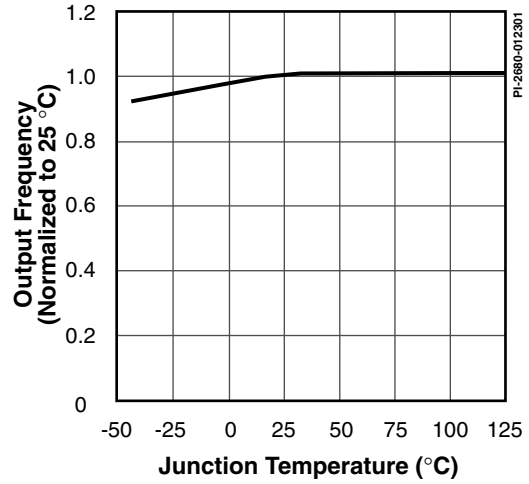


图 22. 频率与温度的特性曲线

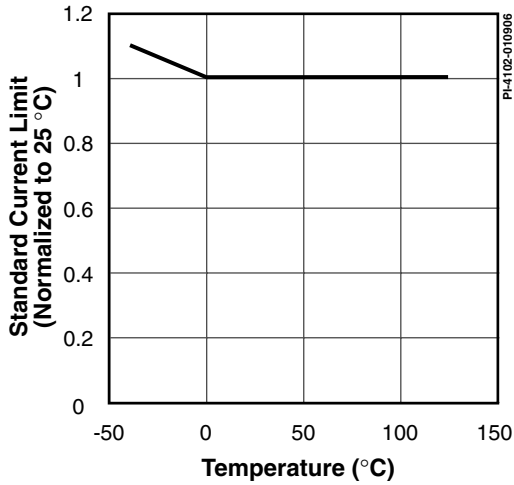


图 23. 标准限流点与温度的特性曲线

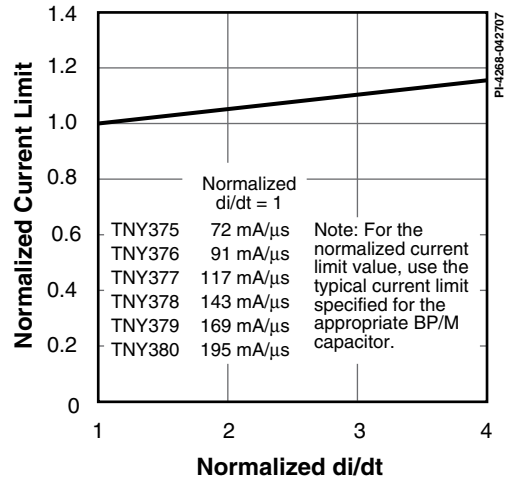


图 24. 限流点与 di/dt 的特性曲线

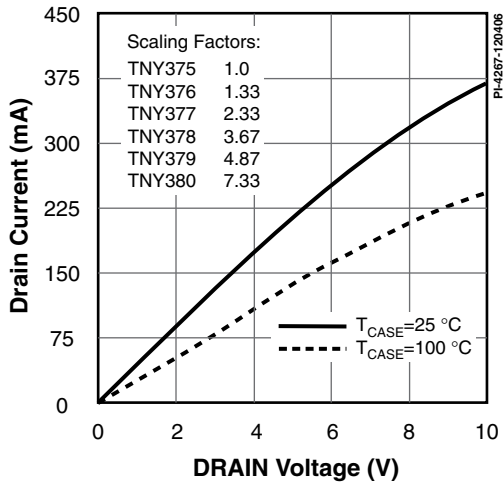


图 25. 输出特性

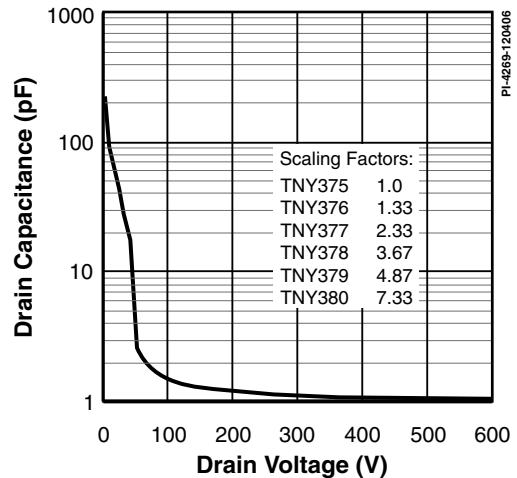


图 26. C_{OSS} 与漏极电压的曲线

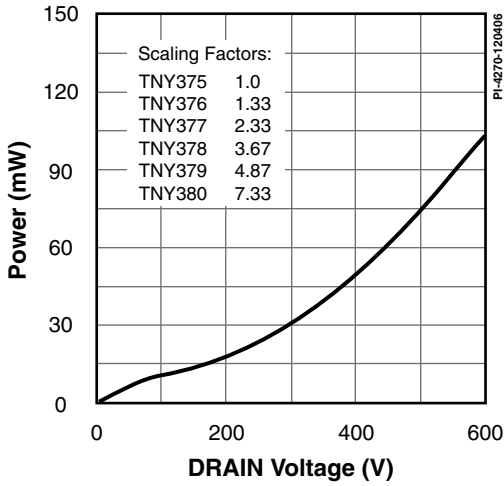


图 27. 漏极电容功率

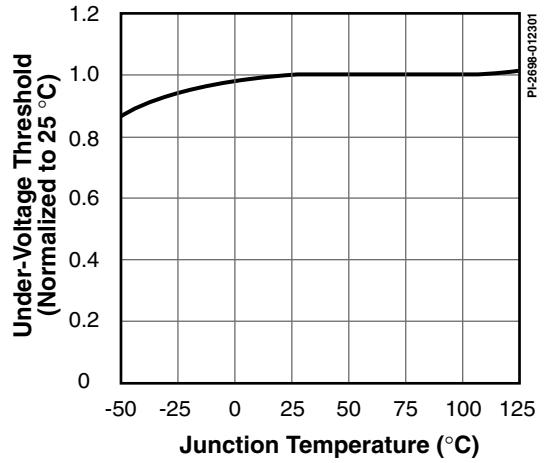
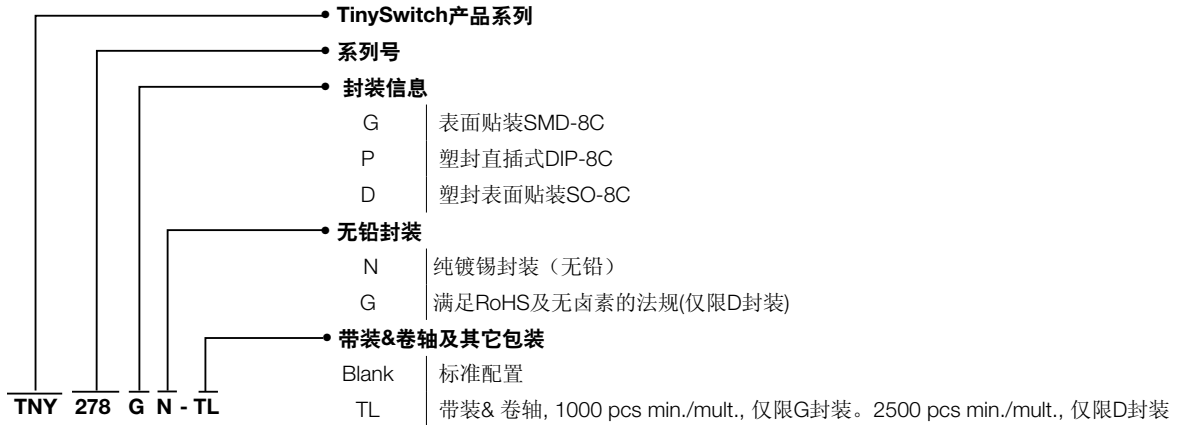
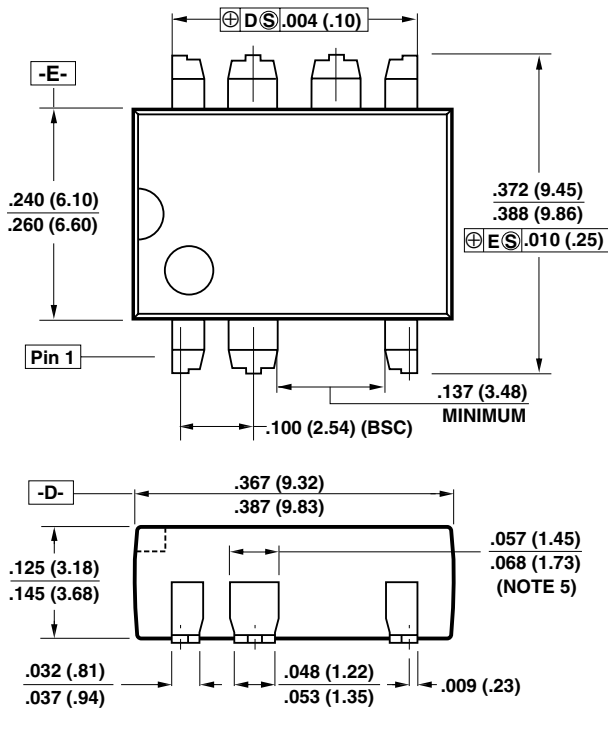


图 28. 欠压阈值与温度的特性曲线

器件订购信息



SMD-8C



Notes:

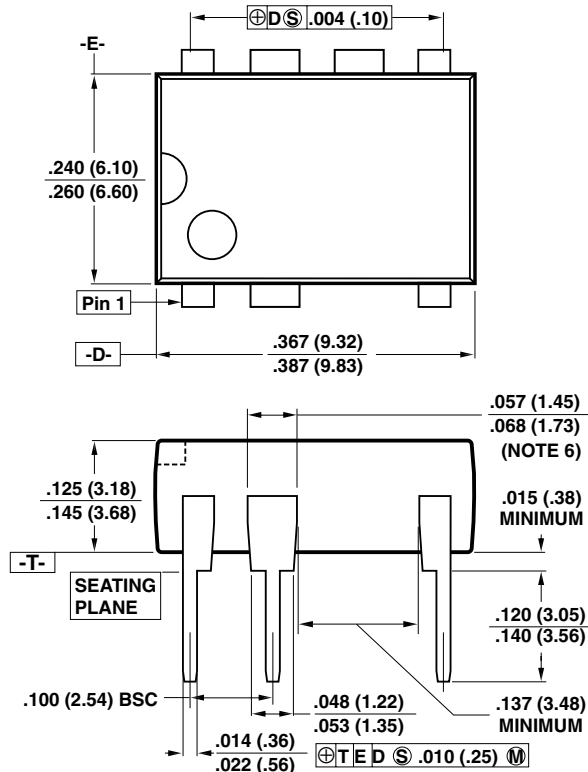
1. Controlling dimensions are inches. Millimeter sizes are shown in parentheses.
2. Dimensions shown do not include mold flash or other protrusions. Mold flash or protrusions shall not exceed $.006$ (.15) on any side.
3. Pin locations start with Pin 1, and continue counter-clockwise to Pin 8 when viewed from the top. Pin 3 is omitted.
4. Minimum metal to metal spacing at the package body for the omitted lead location is $.137$ inch (3.48 mm).
5. Lead width measured at package body.
6. D and E are referenced datums on the package body.

Solder Pad Dimensions

G08C

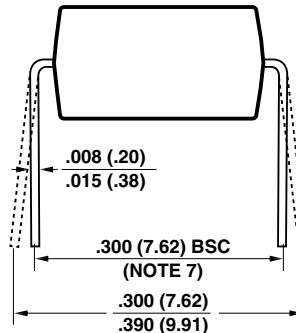
PI-4015-013106

DIP-8C



Notes:

1. Package dimensions conform to JEDEC specification MS-001-AB (Issue B 7/85) for standard dual-in-line (DIP) package with $.300$ inch row spacing.
2. Controlling dimensions are inches. Millimeter sizes are shown in parentheses.
3. Dimensions shown do not include mold flash or other protrusions. Mold flash or protrusions shall not exceed $.006$ (.15) on any side.
4. Pin locations start with Pin 1, and continue counter-clockwise to Pin 8 when viewed from the top. The notch and/or dimple are aids in locating Pin 1. Pin 3 is omitted.
5. Minimum metal to metal spacing at the package body for the omitted lead location is $.137$ inch (3.48 mm).
6. Lead width measured at package body.
7. Lead spacing measured with the leads constrained to be perpendicular to plane T.



P08C

PI-3933-100504

Notes

Notes

Notes

版本	注释	Date
A	最终发布版本	5/07
B	增加了G封装并更新了限值	11/07
C	更新了器件订购部分，增加了无卤素及D封装信息	07/09

有关最新的产品信息, 请访问 www.powerint.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.powerint.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, LinkSwitch, DPA-Switch, PeakSwitch, EcoSmart, Clampless, E-Shield, Filterfuse, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies.

©2007, Power Integrations, Inc.

全球销售支持网络

全球总部
5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail: usasales@powerint.com

德国
Rueckertstrasse 3
D-80336, Munich
Germany
Phone: +49-89-5527-3910
Fax: +49-89-5527-3920
e-mail: eurosales@powerint.com

日本
1st Bldg Shin-Yokohama
2-12-20 Kohoku-ku,
Yokohama-shi, Kanagawa
ken, Japan 222-0033
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@powerint.com

台湾
5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei, Taiwan 114, R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail: taiwansales@powerint.com

中国 (上海)
Rm 807-808A
Pacheer Commercial Centre,
555 Nanjing Rd. West
Shanghai, P.R.C. 200041
Phone: +86-21-6215-5548
Fax: +86-21-6215-2468
e-mail: chinasales@powerint.com

印度
#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
Fax: +91-80-4113-8023
e-mail: indiasales@powerint.com

韩国
RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@powerint.com

欧洲总部
1st Floor, St. James's House
East Street, Farnham
Surrey GU9 7TJ
United Kingdom
Phone: +44 (0) 1252-730-140
Fax: +44 (0) 1252-727-689
e-mail: eurosales@powerint.com

中国 (深圳)
Rm A,B,C, 4th Floor, Block C,
Electronics Science and
Technology Bldg.
2070 Shennan Zhong Rd.
Shenzhen, Guangdong,
China, 518031
Phone: +86-755-8379-3243
Fax: +86-755-8379-5828
e-mail: chinasales@powerint.com

意大利
Via De Amicis 2
20091 Bresso MI
Italy
Phone: +39-028-928-6000
Fax: +39-028-928-6009
e-mail: eurosales@powerint.com

新加坡
51 Newton Road
#15-08/10 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail: singaporesales@powerint.com

技术支持热线
World Wide +1-408-414-9660

技术支持传真
World Wide +1-408-414-9760