

LinkSwitch-XT[®]

设计指南

AN-40应用指南



介绍

LinkSwitch-XT产品系列适用于低功率的适配器及充电器（蜂窝电话/无绳电话、PDA、数码相机、便携式音频设备等）的设计，同时也适用于白色家电中辅助电源的应用。此IC将一个700 V的功率MOSFET及一个开/关控制器集成在一个器件当中。通过漏极它可以实现完全自供电工作，开关频率调制可以降低EMI并具有完善的故障保护功能。在输出过载、短路及环路开环情况下自动重新启动降低了器件及其它电路的功率消耗。而具有迟滞特性的过温保护在温度过高时可以禁止内部MOSFET的开关操作。EcoSmart[®]技术使得设计轻松满足小于150 mW的空载功耗。由于LinkSwitch-XT设计的低成本及能够满足加州能源委员会(CEC)颁布的能效标准，因此它特别适合于替代线性充电器产品设计。对于输出功率小于2W

的应用（使用偏置绕组时可达2.5 W），LinkSwitch-XT的设计可以在没有初级箝位电路(Clampless[™])的情况下安全工作，这极大地减少了元件数目并降低了整个系统的成本。图1所示为使用LinkSwitch-XT输出功率为2 W、无初级箝位电路的电源。

范围

此应用指南用于帮助工程师使用LinkSwitch-XT系列产品设计一个隔离的AC-DC反激式的电源。工程师在设计恒压(CV)或恒压恒流电源(CV/CC)时，可以利用本文所述的指导方法快速选择所需的关键元件并完成相应的变压器设计。为简化变压器的设计，本文直接参考了PI XLs变压器设计表格，该设计表格为PI Expert电源设计软件包的一部分。

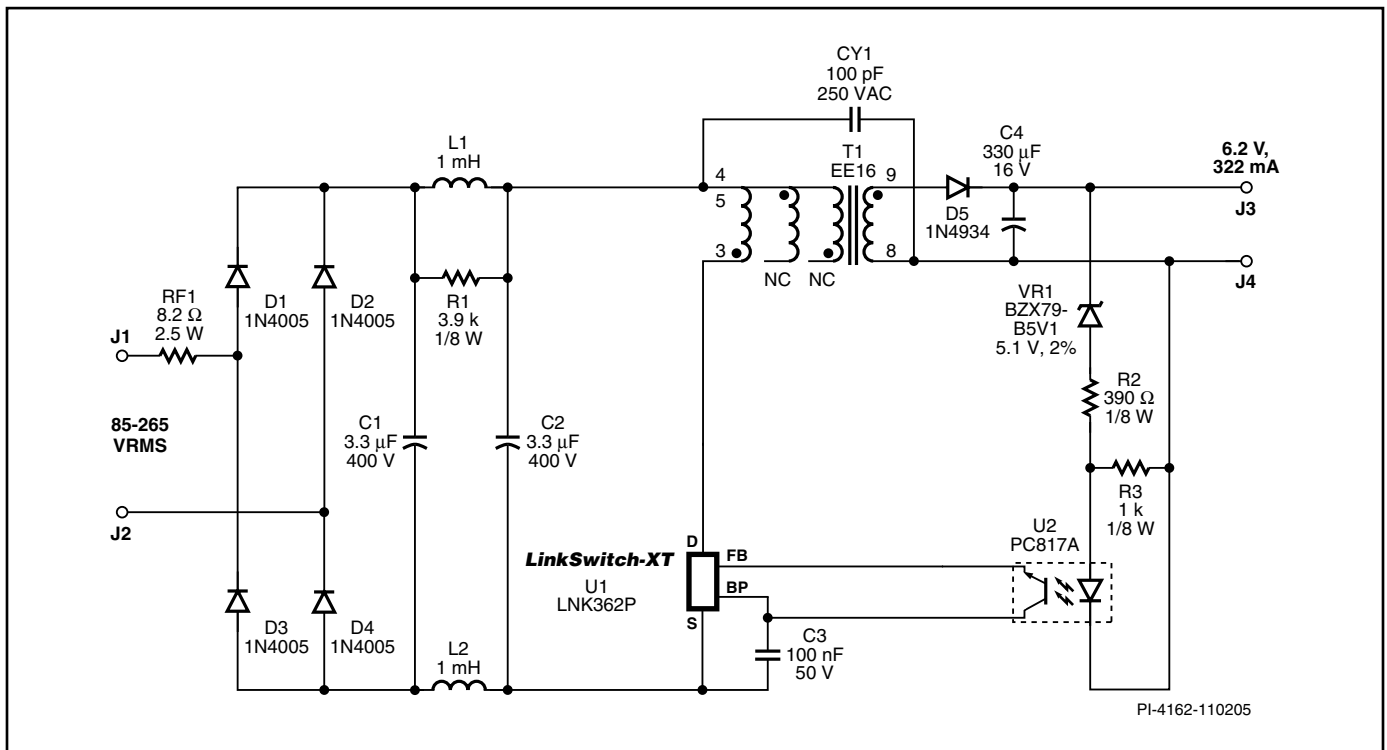


图1. 使用LinkSwitch-XT的无箝位设计基本原理图

详细设计步骤

第1步 — 输入应用变量: VAC_{MIN} 、 VAC_{MAX} 、 f_L 、 V_O 、 I_O 、**CC阈值电压**、**PO**、**箝位及反馈类型**、 η 、 Z 、 t_C 及 C_{IN}

根据下面的表1确定输入电压范围 (VAC_{MIN} 和 VAC_{MAX})

额定输入电压 (VAC)	VAC_{MIN}	VAC_{MAX}
100/115	85	132
230	195	265
宽电压范围	85	265

表1. 标准的全球输入电压范围

线电压 (输入电压) 频率, f_L (Hz)

输入在最差情况下电源仍可正常工作的输入电压频率。

输出电压, V_O (V)

输入输出电压。对于CV/CC (恒压/恒流) 设计, 此输出电压值应为输出曲线上在额定峰值功率点处的典型输出电压。对于输出仅有CV (恒压) 要求的设计, 在此输入规格要求的输出电压。如果输出有输出电缆连接, 此处应输入在负载端要求的电压值。而对于多路输出的设计, 此处要输入有反馈取样连接的主输出的输出电压值。

输出电流, I_O (A)

对于CV/CC设计, 此输出电流应为输出曲线上在额定峰值功率的最大输出电流 (见图2)。对于输出仅有CV要求的设计, 在此输入最大的输出电流。多路输出的设计中, 应增加主输出 (通常是有反馈取样的输出) 的输出电流, 使得输出功率 P_O 满足设计中所有输出的输出功率之和。而其它各路输出的输出电压及电流应输入在表格底部的单元格内。

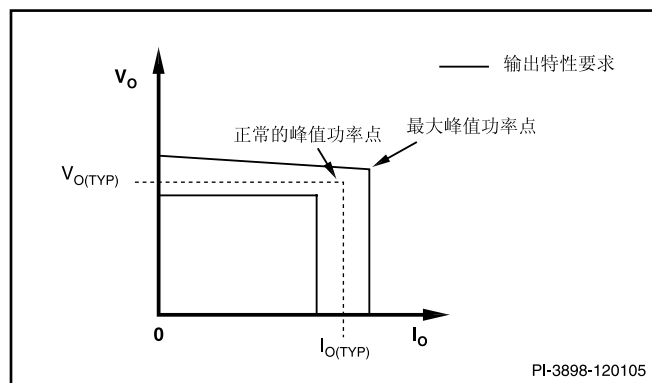


图2. CV/CC设计中正确的 I_O 和 V_O 取值点

CC 阈值电压 (V)

对于仅有CV要求的设计, 本项不适用, 输入0就可以了。对于CV/CC的设计, 该电压为输出在正常的CC点时电流检测电阻两端的电压。一般根据使用电路的不同其取值在0.3V到1.3V的范围。当使用双极性晶体管的 V_{BE} 电压($\sim 0.65V$)作为CC参考电压时, 为了实现CC (恒流) 控制必须保证光耦器的LED处于正向偏置状态。因此需要增加一个额外的电阻与CC检测电阻串连, 其总的电压降会增加 (大于约1.1 V)。这样要将总的电压降作为CC阈值电压输入。关于光耦器LED顺向压降的精确值, 可以参考光耦器生产商的数据手册。

输出电缆的电阻 (Ω)

输入输出电缆的电阻值。如果没有输出电缆, 则取值为0。此参数用来计算总的输出功率。

电源效率 (η)

此参数为负载端测量得到的整个电源的效率, 包括CC检测电阻及输出电缆上的功率损耗。在CV/CC应用当中, 对应5.5 V、0.5 A的额定峰值功率, 其取值为0.57。对于仅有CV要求的5.5 V输出电压的设计, 如果没有更好的选择, 可以取值 0.64。或者可以在样机上进行测量然后再对其加以修正。

电源损耗分配因子, Z

此参数表示电源初级侧及次级侧损耗所占的比例。

$$Z = \frac{\text{次级侧损耗}}{\text{总的损耗}}$$

如果没有合适的的数据, 建议使用如下的取值:

- 偏置绕组反馈的设计(CV): 0.5 (0.35)
- 使用光耦器进行CV反馈: 0.5 (0.35)
- 使用光耦器进行CV及CC反馈: 0.75 (0.6)

如果设计中使用了Filterfuse™, 损耗因子取括号中的数值。这样就考虑了Filterfuse电感的约50 Ω 电阻上产生的额外初级损耗。

桥式二极管的导通时间, t_C (ms)

输入桥式二极管的导通时间。如果没有合适的数值, 取值3 ms。或者可以在样机上进行测量然后再对其加以修正。

总的输入电容容量 C_{IN} (μF)

参考表2输入总的输入电容容量。

AC输入电压 (VAC)	每瓦特输出功率对应的总的输入电容容量 ($\mu\text{F}/\text{W}$)	
	半波整流	全波整流
100/115	5-8	3-4
230	1-2	1
85-265	5-8	3-4

表2. 不同的输入电压范围建议的总的输入电容容量

选取电容的容量使得最低DC输入电压 $V_{\text{MIN}} > 50 \text{ V}$ ，但最好使得 $V_{\text{MIN}} > 70 \text{ V}$ 。输入电容容量不够会在输出端引起纹波增大，同时效率也会降低。

注意，对于无AC输入而仅有DC输入的设计，可以在设计表格的灰色单元格内直接输入最低及最高DC输入电压 V_{MIN} 和 V_{MAX} （见图3）。

	偏置绕组反馈	光耦器反馈
典型输出特性		
成本	较低成本	较高成本
元件数目	较少的元件数目	元件数目较多
是否具备CV/CC特性	否	是

表3. 偏置绕组反馈与光耦器反馈的比较总结

ENTER APPLICATION VARIABLES				AN40 Example
VACMIN	85		Volts	Minimum AC Input Voltage
VACMAX	265		Volts	Maximum AC Input Voltage
fL	50		Hertz	AC Mains Frequency
VO	6.00		Volts	Output Voltage (main) (For CC designs enter upper CV tolerance limit)
IO	0.33		Amps	Power Supply Output Current (For CC designs enter upper CC tolerance limit)
CC Threshold Voltage	0.00		Volts	Voltage drop across sense resistor.
Output Cable Voltage Resistance		0.17	Ohms	Enter the resistance of the output cable (if used)
PO		2.00	Watts	Output Power ($V_O \times I_O + CC$ dissipation)
Feedback Type	Opto		Opto	Enter 'BIAS' for Bias winding feedback and 'OPTO' for Optocoupler feedback
Add Bias Winding	No		No	Enter 'YES' to add a Bias winding. Enter 'NO' to continue design without a Bias winding. Addition of Bias winding can lower no load consumption.
Clampless design (LNK 362 only)	Yes		Clampless	Clampless design selected. Verify peak Drain Voltage and EMI performance
n		0.64		Efficiency Estimate at output terminals.
Z	0.50		0.5	Loss Allocation Factor (suggest 0.5 for CC=0 V, 0.75 for CC=1 V)
tC	2.90		mSeconds	Bridge Rectifier Conduction Time Estimate
CIN	9.40		uFarads	Input Capacitance
Input Rectification Type	F		F	Choose H for Half Wave Rectifier and F for Full Wave Rectification
DC INPUT VOLTAGE PARAMETERS				
VMIN			99 Volts	Minimum DC Input Voltage
VMAX			375 Volts	Maximum DC Input Voltage

图3. LinkSwitch-XT设计表格中应用变量的选择

选择反馈、偏置方式及箝位电路

选择图9所示的偏置绕组反馈（初级侧反馈）方式，或者选择图10所示的光耦器反馈（次级侧反馈）方式。偏置绕组反馈利用初级侧的辅助绕组来设定输出电压。光耦器反馈直接检测输出电压，选择不同的电压参考可以达到不同的稳压精确度。次级侧反馈同时还可以实现CV/CC输出特性。参见表3中对不同反馈类型的总结。

图1所示为仅有CV要求的光耦器反馈的设计。表9说明了在CV和CV/CC应用中怎样选用相应的元件。图9为使用偏置绕组的仅有CV要求的参考电路图。

即使选择了光耦器反馈方式，设计者仍然可以使用偏置绕组。它可以在外部给LinkSwitch-XT器件供电，从而降低整个电源的功率消耗。一般来讲，此偏置绕组可以作为一个屏蔽绕组来使用，以改善EMI性能。

输出功率小于2.5 W的设计可以省去初级侧的箝位电路。无箝位电路可以带来成本低、元件数目少的好处，但这样的电路要依赖于特殊的变压器结构技术。请参见“变压器结构部分”的详细介绍。

对于输出功率大于2.5 W的设计，不建议采用无箝位电路设计。请参见“箝位电路设计部分”的详细介绍。

如上所述的变量都可以在PI Xls设计软件的LinkSwitch-XT设计表格中的应用变量输入部分进行输入（见图3）。

第二步—选择 LinkSwitch-XT、 V_{OR} 、 V_{DS} 、 V_D

参照LinkSwitch-XT数据手册中的功率表，根据输入电压范围、外壳大小及设计要求的输出功率选择合适的LinkSwitch-XT器件。

反射的输出电压， V_{OR} (V)

此参数为次级绕组电压按照变压器的初次级匝比（在输出二极管导通期间）反射到初级绕组上所形成的电压。缺省值取80 V。但将此值也可增加到120 V，这样对于选

定的LinkSwitch-XT器件可以提高其最大输出功率能力。一般来讲，先选取缺省值80 V进行设计，如有必要可以增大该取值，但是要保证 K_p 值高于0.6的下限值。对于无箝位电路的设计， V_{OR} 的选择就没有这么大的灵活性。 V_{OR} 的增加直接会引起峰值漏极电压的增加。因此，对于无箝位电路的设计，应该使用80 V的反射电压。当然如果经测量峰值漏极电压距离击穿电压 BV_{DSS} 还有足够的裕量，也可将反射电压的取值适当地提高。

LinkSwitch-XT 导通状态漏极—源极的电压， V_{DS} (V)

此参数为LinkSwitch-XT的漏极源极间的平均导通电压。如果灰色单元格内为空，则假定的默认值为10 V。如果没有合适的数值，使用默认值即可。

输出二极管正向电压降， V_D (V)

输入（主）输出二极管的平均正向电压降。如果没有合适的数值选择，对于肖特基二极管取值0.5，对于PN结二极管取值为1 V。假定的默认值为0.5 V。

计算得到的纹波电流与峰值电流的比例， K_p

当 K_p 值小于1时表示连续导通工作方式， K_p 为初级电流纹波部分与峰值部分的比值（ K_{RP} ）。当 K_p 值大于1时表示非连续导通工作方式， K_p 为初级MOSFET关断时间与次级二极管导通时间的比值（ K_{DP} ）。 K_p 值应该在 $0.6 < K_p < 6$ 的范围内。如果超出该范围，在设计表格的建议栏内会给出相应的建议措施。 K_p 取值大于1时，电源在115 VAC时工作在非连续导通工作方式，根据测量得到的EMI结果，其噪声通常更低。

在第二步中涉及到的变量都可以在设计表格中“LinkSwitch-XT变量输入部分”找到（见图4）。

第三步—根据输出功率选择磁芯和骨架，输入 A_e 、 L_e 、 A_L 、 BW 、 M 、 L 及 N_s

磁芯等效截面积为 A_e (cm²)

磁芯等效路径长度为 L_e (cm)

无气隙的磁芯等效电感为 A_L (nH/turn²)，骨架宽度为 BW (mm)

ENTER LinkSwitch-XT VARIABLES					
LinkSwitch-XT	LNK362		LNK362		User selection for LinkSwitch-XT
Chosen Device		LNK362			
ILIMITMIN			0.130	Amps	Minimum Current Limit
ILIMITMAX			0.150	Amps	Maximum Current Limit
fSmin			124000	Hertz	Minimum Device Switching Frequency
f ² 2fmin			2199	A ² Hz	f ² 2f (product of current limit squared and frequency is trimmed for tighter tolerance)
VOR			80	Volts	VOR > 90V not recommended for Clampless designs with no Bias windings. Reduce VOR below 90V
VDS			10	Volts	LinkSwitch-XT on-state Drain to Source Voltage
VD			0.5	Volts	Output Winding Diode Forward Voltage Drop
KP			1.03		Ripple to Peak Current Ratio (0.6 < KP < 6.0)

图4. LinkSwitch-XT设计表格中LinkSwitch-XT变量的选择

在默认情况下，如果磁芯类型单元格为空，数据表会自动选用EE16磁芯。用户也可对其进行改变，选用其它容易得到的常用磁芯（如表4所示）。图中所示数值是假定输出电压为4 V、初级绕组采用4层结构、输入变量采用第一步中的缺省参数值所得到的功率。而这些参数的改变都会使选定磁芯的功率能力相应地改变，因此表4仅仅用来作为参考。

磁芯大小	常用	建议的功率范围	
		100/115 或 85-265 VAC	230 VAC 单电压范围
EE8	否	< 1 W	< 1 W
EP10	否	< 1.75 W	< 1.75 W
EE10	否	< 2 W	< 2 W
EF12.6	是	< 3.3 W	< 3.3 W
EE13	是	< 4 W	< 4 W
EE16	是	< 5 W	< 6 W
EE1616	是	< 5.5 W	< 7 W
EE19	是	< 5.6 W	< 7.1 W
EF20	是	< 6 W	< 8 W
EF25	是	< 6 W	< 9 W

表4. 反激式应用中磁芯的最大功率能力

ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES				
Core Type			EE16	Suggested smallest commonly available core
Core		EE16	P/N:	PC40EE16-Z
Bobbin		EE16_BOBBIN	P/N:	EE16_BOBBIN
AE			0.192	cm ² Core Effective Cross Sectional Area
LE			3.5	cm Core Effective Path Length
AL			1140	nH/T ² Ungapped Core Effective Inductance
BW			8.6	mm Bobbin Physical Winding Width
M			0	mm Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L			2	L > 2 or L < 1 not recommended for Clampless designs with no Bias windings. Enter L = 2
NS			11	Number of Secondary Turns
NB			N/A	Bias winding not used
VB			N/A	Volts Bias winding not used
PIVB			N/A	Volts N/A - Bias Winding not in use

图5. LinkSwitch-XT设计表格中变压器磁芯及结构的变量

设计表格中灰色的单元格内可以直接输入磁芯及骨架的参数。如果使用数据表格中没有的或其它特殊的磁芯和骨架，则可以方便地在这些灰色单元格内输入相应的参数。

安全边距, M (mm)

在一些要求初次级隔离的设计当中，因未使用三层绝缘线来绕制次级绕组，这样就要在此单元格内输入骨架每一侧的安全边距宽度。一般情况下，对于输入电压为宽范围的设计，要求总的安全边距要达到6.2 mm。因此在数据表格中要输入3.1 mm的取值。对于垂直式的骨架，

骨架两端的安全边距可以不是对称的。那么在此要输入总的安全边距一半的数值。

由于安全边距减少了绕组绕制的可利用面积，因此对于尺寸较小的磁芯并不适合采用安全边距的变压器结构。如果在设计表格中输入安全边距后，初级绕组的层数(L)要求在4层以上，那么建议或者使用尺寸更大些的磁芯，或者将安全边距取值为零而采用三层绝缘线来绕制次级绕组。

初级层数, L

如果灰色的层数单元格内为空，则默认取值为2。初级层数应该在1<L<4的范围内。一般地，初级绕组层数要尽可能小，但初级电流密度(CMA)要满足高于150 Cmil/A。也可采用高于四层的初级绕组结构，此时要考虑漏感的增加及在变压器磁芯的窗口内能否绕下所有的绕组。

对于无箝位电路的设计，必须采用两层初级绕组的结构。这是为了保证有足够的初级分布电容对峰值漏极电压加以限制，使其低于LinkSwitch-XT内MOSFET的击穿电压额定值 BV_{DSS} 。

次级绕组圈数, N_s

如果灰色的层数单元格内为空，则次级圈数的默认值为最少的次级绕组圈数，此圈数会使变压器工作的最大工

作磁通密度 B_M 低于建议的最高磁通密度值。一般来说，没有必要在该单元格内输入其它的圈数值，除非允许设计工作在更高的工作磁通密度上（参见降低音频噪声部分关于 B_M 限制的解释）。

计算偏置绕组圈数及电压 N_B、V_B

当使用偏置绕组时，偏置绕组的圈数以及偏置绕组的电压会加以显示。如果选择偏置绕组的圈数相对高一些，则偏置绕组可以作为一个屏蔽绕组用来降低EMI。如果需要，可以在灰色的单元格内输入调整后的绕组圈数。

第3步中所涉及到的变量可以在设计表格的“变压器磁芯/结构变量输入”部分中找到（见图5）。

第4步—迭代变压器的设计并生成相应的变压器设计结果

反复调整设计，使得没有任何告警出现。如果有任何参数超出建议值的范围，右手边相应的建议列内会给出消除此告警的指导方法。

当所有告警都清除时，此变压器参数就可用来绕制变压器样品或发给供货商制作样品。

关键的变压器电特性参数包括：

初级电感量， L_p (μH)

此参数为设计所达到的正常变压器初级电感量值。

初级电感量容差， $L_{p_TOLERANCE}$ (%)

此参数为假设的初级电感量容差范围。缺省的默认值为 $\pm 10\%$ 。但是如果变压器供应商可以提供其制作变压器的电感量精度，则在灰色的单元格内输入相应的信息可以对缺省值加以覆盖。

最大工作磁通密度， B_M (Gauss)

LinkSwitch-XT的丢周期工作方式会使变压器产生音频分量的噪音。为了降低音频噪音的产生，变压器的峰值磁通密度 B_M 要低于1500高斯(150 mT)。采用此方法并使用标准的变压器生产浸漆工艺就可以基本上消除音频噪音。应避免使用真空浸漆方式，因为真空浸漆会使绕组的分布电容增大进而增大损耗。也可将变压器设计工作在更高的磁通密度，但在设计没有最终确认以前必须使用生产线上的变压器样品，对音频噪音性能进行仔细的评估确认。在箝位电路中使用类似Z5U介质的陶瓷电容也可能产生音频噪音。在此情况下，箝位电路中可以使用不同介质的电容，比如聚酯薄膜类型的电容。不建议采用高于3000高斯(300 mT)的磁通密度。

其它在设计表格中计算出来的变压器参数包括：

N_p —初级绕组圈数

A_{LG} (nH/T^2)—开气隙后的磁芯等效电感量

B_{AC} (高斯)—磁芯损耗曲线中的交流磁通密度 ($0.5 \times$ 峰值到峰值)

μ_r —无气隙磁芯的相对磁导率

L_G (mm)—气隙长度 ($L_G > 0.1$ mm)

B_{WE} (mm)—等效骨架宽度（如果使用了挡墙，挡墙胶带的宽度也已经考虑在内）

O_D (mm)—最大的初级绕组线径（包括绝缘层）

INS (mm)—预估的总的绝缘层厚度 (= $2 \times$ 绝缘层厚度)

DIA (mm)—裸线的直径

AWG—初级绕组的导线规格（如果计算出的线径在两种标准线径之间，则使用较小线规的导线）

CM (Cmils)—以圆密耳为单位的裸线等效面积

CMA (Cmils/Amp)—初级绕组电流密度 ($150 < \text{CMA} < 500$)

第4步中所涉及到的变量可以在设计表格的“变压器主要设计参数”部分中找到（见图6）。

第5步—输入级的选择

输入级由熔断元件、输入整流及线滤波器网络组成。熔断元件可以是一个可熔电阻、保险丝，也可使用PI的 *Filterfuse* 技术。此时，输入电感同时作为保险丝使用，一般要求在电感上加上热缩套管，防止在故障发生时会有高温炽热的物体从电感上飞溅出来。采用 *Filterfuse* 电路结构时，输入级可以大大简化，节省了可熔的输入电阻，但它要求一个相对较大些的输入滤波电容。不管用何种方法，请与安规工程师或认证结构联系以便确认 *Filterfuse* 是否可以接受。输出功率高于2W的没有偏置绕组的无箝位设计可能需要另外一个电感，以便通过传导EMI测试。

TRANSFORMER PRIMARY DESIGN PARAMETERS			
LP		2563	$\mu\text{Henries}$ Typical Primary Inductance. +/- 10%
LP_TOLERANCE		10	% Primary inductance tolerance
NP		135	Primary Winding Number of Turns
ALG		140	nH/T^2 Gapped Core Effective Inductance
BM		1479	Gauss Maximum Operating Flux Density. $\text{BM} < 1500$ is recommended
BAC		624	Gauss AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
μ_r		1654	Relative Permeability of Ungapped Core
LG		0.15	mm Gap Length ($L_g > 0.1$ mm)
BWE		17.2	mm Effective Bobbin Width
OD		0.13	mm Maximum Primary Wire Diameter including insulation
INS		0.03	mm Estimated Total Insulation Thickness (= $2 \times$ film thickness)
DIA		0.10	mm Bare conductor diameter
AWG		39	AWG Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM		13	Cmils Bare conductor effective area in circular mils
CMA		242	Cmils/Amp Primary Winding Current Capacity ($150 < \text{CMA} < 500$)

图6. LinkSwitch-XT设计表格中变压器主要设计参数部分

P_{OUT}	$\leq 1\text{ W}$	$\leq 3\text{ W}$		
对应 85-265 VAC 输入建议的输入级				
元件选择指南	R_{F1} : 8.2 Ω , 1 W 可熔断 R_{F2} : 100 Ω , 0.5 W, 阻燃型 C_{IN1} , C_{IN2} : $\geq 3.3\ \mu\text{F}$, 每个耐压400 V D_{IN1} , D_{IN2} : 1N4007, 1 A, 1000 V	R_{F1} : 8.2 W, 1 W 可熔断 L_{IN} : 470 μH -2.2 mH, (0.05 A-0.3 A) C_{IN1} , C_{IN2} : $\geq 4\ \mu\text{F}/W_{OUT}^\dagger$, 每个耐压400 V D_{IN1} , D_{IN2} : 1N4007, 1 A, 1000 V	$L1, L2^*$: 3.3 μH , 0.06 A Filterfuse® $C1$: $\geq 5\ \mu\text{F}/W_{OUT}^\dagger$, 400 V D_{IN1} : 1N4937, 600 V D_{IN2} : 1N4007, 1000 V	R_{F1} : 8.2 W, 1 W 可熔断 L_{IN} : 470 μH -2.2 mH, (0.05 A-0.3 A) C_{IN1} , C_{IN2} : $\geq 2\ \mu\text{F}/W_{OUT}^\dagger$, 每个耐压400 V D_{IN1} - D_{IN4} : 1N4007, 1 A, 1000 V
建议	**取值可以增大以满足 差模雷击测试	**取值可以增大以满足 差模雷击测试	*与安规机构确认 **取值可以增大以满足 差模雷击测试 † 在无箝位设计中可能 需要第二个电感	**取值可以增大以满足 差模雷击测试

图5. 根据总的输出功率建议的输入滤波电路

如果选择使用可熔断电阻，则电阻要选择阻燃类型的，并根据输入差模雷击测试要求选取绕线类型的电阻。要小心使用金属膜或碳膜电阻，因为AC输入接通电源时产生的浪涌电流很容易造成这类电阻损坏。

在使用Y电容的设计中，EMI滤波器的阻抗要放置在输入级适当的一侧。因而，当Y电容连接到DC总线一端时，可熔断电阻/Filterfuse要放置在另一侧的输入连线上。

对于小于1W的设计，一般来讲，使用半波整流成本更低；而输出功率大于1W时要采用全波整流。然而，如果使用了Filterfuse电路，即使输出功率大于1W，也可采用半波整流电路，使得成本更低。

半波整流的设计中在功率返回端增加另外一个二极管可以改善EMI性能。此二极管相当于一个EMI“选通门”（EMI电流只有在二极管导通时才可以通过），同时此二

	无箝位		外部箝位
	$\leq 2\text{ W}$	$2\text{ W} < P_o \leq 2.5\text{ W}$	
要求偏置绕组	否	是	否
器件	仅限 LNK362		任何
初级绕组层数	= 2 (无偏置绕组) ≤ 4 (使用偏置绕组)	≤ 4	≤ 4
V_{OR} (V)	≤ 90	≤ 130	≤ 130
建议的变压器参数	漏感 $< 90\ \mu\text{H}$ 初级电容 $\geq 50\ \text{pF}$	无限制	
漏感振荡对EMI的影响	高	适中	低

表6. 选择无箝位电路或外部箝位电路设计时应该考量的因素

类型	RCD箝位	稳压管箝位
建议的初级箝位电路	<p style="text-align: center;">LinkSwitch-XT PI-4135-092105</p>	<p style="text-align: center;">LinkSwitch-XT PI-4136-092105</p>
优势	<ul style="list-style-type: none"> • 成本低 • EMI低 	<ul style="list-style-type: none"> • 元件数目少 • 空载功耗低
元件选择指南	<ul style="list-style-type: none"> • D_{CLAMP} (1 A, 600 V) <ul style="list-style-type: none"> - UF4005, 1N3947 或 1N4007GP - 1N4007改善了EMI及效率, 但必须使用玻璃钝化类型的二极管(1N4007GP) • R_{CLAMP2} <ul style="list-style-type: none"> - 当使用超快速二极管(UF4005)或快速二极管(1N4937)时, 不需要此电阻 - 取值范围在50 Ω至330 Ω之间。1/4 W电阻与慢速二极管(1N4007GP)一起使用可以限制使用可以限制反向拉出电流 • R_{CLAMP} <ul style="list-style-type: none"> - 47 kΩ至200 kΩ之间, 1/4 W 或 1/2 W • C_{CLAMP} <ul style="list-style-type: none"> - 390 pF至2.2 nF之间, 耐压大于400 V的陶瓷电容或薄膜电容(注意陶瓷电容有可能产生音频噪音) 	<ul style="list-style-type: none"> • $V_{R_{CLAMP}}$ <ul style="list-style-type: none"> - 稳压管稳压值选择1.5倍的V_{OR} • V_{OR} <ul style="list-style-type: none"> - 额定功率在0.5 W至1 W; (可以选用P6KExxx及BZY97Cxxx系列稳压二极管)

表7. 初级箝位电路的建议 (适用于输出功率大于2.5 W)

极管也使得差模雷击的耐受力增加一倍, 因为两个二极管分担了雷击电压。在使用单个输入电容的设计当中, 至少有一个输入二极管必须使用快速类型二极管($t_{rr} \leq 200$ ns)。这样可以减低振荡从而改善EMI。表5说明了宽电压输入时不同输出功率情况下建议的输入级电路结构。表2说明了在其它输入电压范围下如何选择输入电容的容量。

第6步 — LinkSwitch-XT 外围元件的选择

LinkSwitch-XT在旁路引脚和源极引脚之间需要一个0.1 μ F/50 V的电容。

第7步 — 初级箝位电路的选择

对于输出功率小于2.5W的设计, 使用LNK362时, 如果小心地设计变压器及偏置绕组, 则有可能节省外部箝位电路的元件。对于无箝位电路的设计, 必须采用两层初级绕组的结构。此结构增大了初级绕组的匝间电容, 从而

限制了关断时的峰值漏极电压。当输出功率大于2 W时, 绕组的匝间电容不足以对峰值漏极电压加以限制。因此, 在变压器中必须使用偏置绕组并使用标准恢复时间的(整流)二极管进行整流。适合于偏置绕组整流的二极管包括1N4003-1N4007。增加的偏置绕组具有箝位的作用, 同时减低了漏感振荡, 进而改善EMI性能。表6对无箝位及有外部箝位的设计进行了总结。

无箝位设计仅适用于LNK362器件。对于该系列中其它更大型号的器件, 因其较高的限流点, 在没有外部箝位电路时很难对峰值漏极电压加以限制。

对于输出功率大于2.5 W的应用, 建议要么采用RCD箝位要么采用稳压管箝位。可以参考表7所示选择箝位元件的初始值。如果选择使用RCD箝位, 则要根据实际使用的 V_{OR} 及变压器的漏感情况对某些元件值进行实验调整。一般的原则是减小电容的容值而增大电阻的阻值。无论是

系列型号	类型	反向耐压范围	I_F	封装	生产商
		V	A		
1N5817 至 1N5819	肖特基	20-40	1	引脚	Vishay
SB120 至 SB1100	肖特基	20-100	1	引脚	Vishay
11DQ50 至 11DQ60	肖特基	50-60	1	引脚	IR
1N5820 至 1N5822	肖特基	20-40	3	引脚	Vishay
MBR320 至 MBR360	肖特基	20-60	3	引脚	IR/On Semi
SS12 至 SS16	肖特基	20-60	1	SMD	Vishay
SS32 至 SS36	肖特基	20-60	3	SMD	Vishay
UF4002 至 UF4006	超快速	100-600	1	引脚	Vishay
MUR110 至 MUR160	超快速	100-600	1	引脚	On Semi
UF5401 至 UF5408	超快速	100-800	3	引脚	Vishay
ES1A 至 ES1D	超快速	50-200	1	SMD	Vishay
ES2A 至 ES2D	超快速	50-200	2	SMD	Vishay

表8. LinkSwitch-XT设计中建议使用的二极管

TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)					
1st output					
VO1			6.00	Volts	Main Output Voltage (if unused, defaults to single output design)
IO1			0.33	Amps	Output DC Current
PO1			2.00	Watts	Output Power
VD1			0.50	Volts	Output Diode Forward Voltage Drop
NS1			11.00		Output Winding Number of Turns
ISRMS1			0.68	Amps	Output Winding RMS Current
IRIPPLE1			0.60	Amps	Output Capacitor RMS Ripple Current
PIVS1			36.45	Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diodes			UF4001, SB150		Recommended Diodes for this output
Pre-Load Resistor			2	k-Ohms	Recommended value of pre-load resistor
CMS1			136.99	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1			28.00	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1			0.32	mm	Minimum Bare Conductor Diameter
ODS1			0.76	mm	Maximum Outside Diameter for Triple Insulated Wire

图7. 次级部分的设计参数，包括建议的二极管型号

RCD箝位还是稳压管箝位，都要在最高输入电压及峰值输出功率（过载）情况下确保峰值漏极电压不会超过650 V。

第8步 — 输出二极管及假负载电阻的选取

$V_R \geq 1.25 \times PIVS$ 。其中PIVS可以从设计表格及变压器次级设计参数的电压应力参数部分得到。

$I_D \geq 2 \times I_O$ 。其中 I_D 为二极管的直流电流额定值， I_O 为输出电流。

此外，表8列出了一些LinkSwitch-XT设计中适合的肖特基及超快恢复二极管类型。LinkSwitch-XT设计表格也是依据以上的方法来建议选取二极管的(见图7)。

选定假负载电阻，使其在规定输出电压情况下消耗约3 mA的负载电流。注意假负载同时增大了空载功耗，因此必须确认空载功率消耗是否可以接受。

第9步 — 输出电容的选择

纹波电流额定值

所选电容的纹波电流额定值必须大于设计表格中计算出来的 I_{RIPPLE} 电流值。

很多电容生产商提供了一个系数，该系数表明电容工作温度低于其数据手册规定的最大温度或纹波频率高于其数据手册中的规定值时，其纹波额定电流的增加比例。这样可以保证不会使用成本更高的过大的电容。两个或更多个电容可以并联使用，其总的额定纹波电流等于各个电容的额定纹波电流之和。

输出类型	CV/CC	CV Only
建议的反馈方式		
注意事项	$R_{SENSE} = V_{F(UFB)} / I_O$ $VR_{FB} = V_O - V_{BE(QFB)}$ (使用 I_{ZT} 低的稳压管, 比如 BZX79 系列) $R_B = V_{BE(QFB)} / I_{ZT(VRFB)}$ R_A : 限制 Q_{FB} 的基极-发射极电流 R_C 和 R_D : 限制流过 U_{FB} 的电流 U_{FB} : 使用 CTR 高的器件 (200% - 600%) Q_{FB} : 任何小信号 PNP 晶体管 (图中所示参数数值对应 5.5 V, 500 mA 输出)	$VR_{FB} = V_O - V_{F(UFB)}$ (使用 I_{ZT} 低的稳压管, 比如 BZX79 系列) $R_B = V_{BE(QFB)} / I_{ZT(VRFB)}$ R_A : 在瞬态负载时限制 U_{FB} 的电流, 同时可以实现对输出电压的微调。 U_{FB} : 使用 CTR 高的器件 (200% - 600%) L_A : 可选元件, 用于降低输出开关噪声。 (可使用额定电流为 I_O 的磁珠或感量很低 (1-3 μ H) 的电感) C_A : 可选元件, 用于降低输出开关噪声。 (使用低 ESR 的 100 μ F, 额定耐压值 $> 1.25 \cdot V_O$ 的电容器) (图中所示参考值对应 5 V 输出) (图中所示的参考数值为 5 V 输出的电源)

表9. 反馈电路举例

ESR规格

选择低ESR类型的电容, 从而达到满足要求的输出开关纹波。开关纹波电压等于次级峰值电流乘以输出电容的ESR。一般情况下, 在选择电容的纹波电流额定值的同时其ESR也就确定了。

电压额定值

选取电容的额定耐压 V_{RATED} 高于输出电压 V_O 的1.25倍。

第10步 — 反馈方式及反馈元件的选择

使用LinkSwitch-XT可以采用两种不同的反馈方式。第一种为如图9所示的初级侧稳压反馈(也称为偏置绕组反馈)。此方式依靠偏置绕组对输出电压进行稳压调节。偏置绕组电压经电阻分压器分压, 输出电压达到规格要求的

电压时, 反馈引脚的电压为1.65 V。因此, 利用次级绕组和偏置绕组的圈数比对输出电压进行稳压调节。

使用偏置绕组反馈时, 偏置绕组可以放置在距离次级绕组比较近的地方, 这样耦合比较紧密, 从而可以达到较好的稳压精度。或者也可将偏置绕组放置在距离次级绕组比较远的地方使稳压精度变差。偏置绕组反馈(仅具有CV输出特性)如图9中所示, 涉及到两个电阻R1和R2的选择。它们构成了一个分压网络来稳定偏置绕组的电压。电阻R1和R2在设计表格(见图8)当中也进行了计算。由于R1和R2也从偏置绕组上消耗电流, 因此总的阻值最好选择在8 k Ω 。这样既可以保证空载功耗又可以防止漏感引起的对偏置绕组滤波电容的峰值充电, 进而可以改善负载调整率。

FEEDBACK COMPONENTS				
Recommended Bias Diode			1N4003 - 1N4007	Recommended diode is 1N4003. Place diode on return leg of bias winding for optimal EMI. See LinkSwitch-XT Design Guide
R1			500 - 1000 ohms	CV bias resistor for CV/CC circuit. See LinkSwitch-XT Design Guide
R2			200 - 820 ohms	Resistor to set CC linearity for CV/CC circuit. See LinkSwitch-XT Design Guide

图8. 反馈元件部分

另一个选择是采用次级侧的光耦器进行反馈。此时输出信号直接经过光耦器（见图10）检测并反馈至LinkSwitch-XT的反馈引脚。次级侧反馈不需要偏置绕组，相对于初级侧（偏置绕组）反馈其精度更高。但是此反馈需要更多的元件，因而通过偏置绕组反馈相比成本更高。两种反馈方式在表3中都进行了总结。

无箝位设计的设计技巧

变压器的绕制结构在无箝位设计中起着十分重要的作用。绕制变压器时要尽可能地降低漏感并增大初级绕组的匝间电容。匝间电容定义为其它绕组开路的情况下初级绕组两端测量得到的电容。因而初级绕组最好采用如图12所示的两层的结构。在初级绕组两层之间通常都会有一层绝缘胶带。但在无箝位电路的设计当中应避免使用此胶带，因为这样会降低初级绕组的匝间电容。即使匝间电容有所增大，使用LinkSwitch-XT的设计也很容易满足小于300 mW的空载功耗要求。对于典型的无箝位设计，漏感要求要小于90 uH而匝间电容至少要达到40 pF以上。

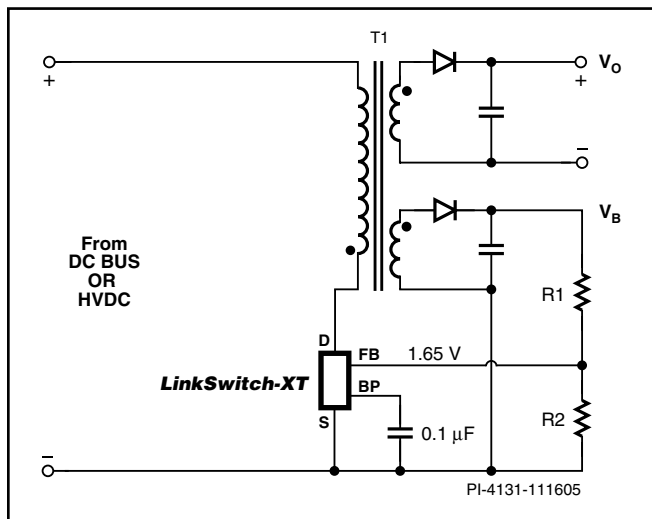


图9. 具备CV输出特性的初级侧反馈（偏置绕组反馈）电路

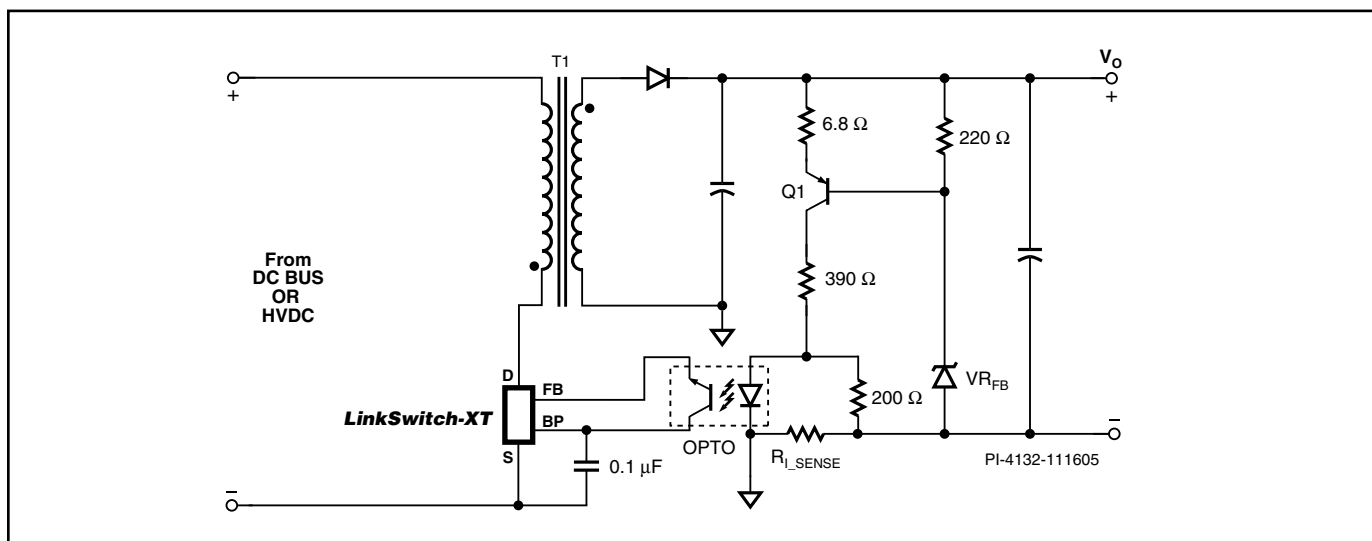


图10. 具备CV/CC输出特性的次级侧反馈电路

图11所示为确定变压器结构时应考量的因素。

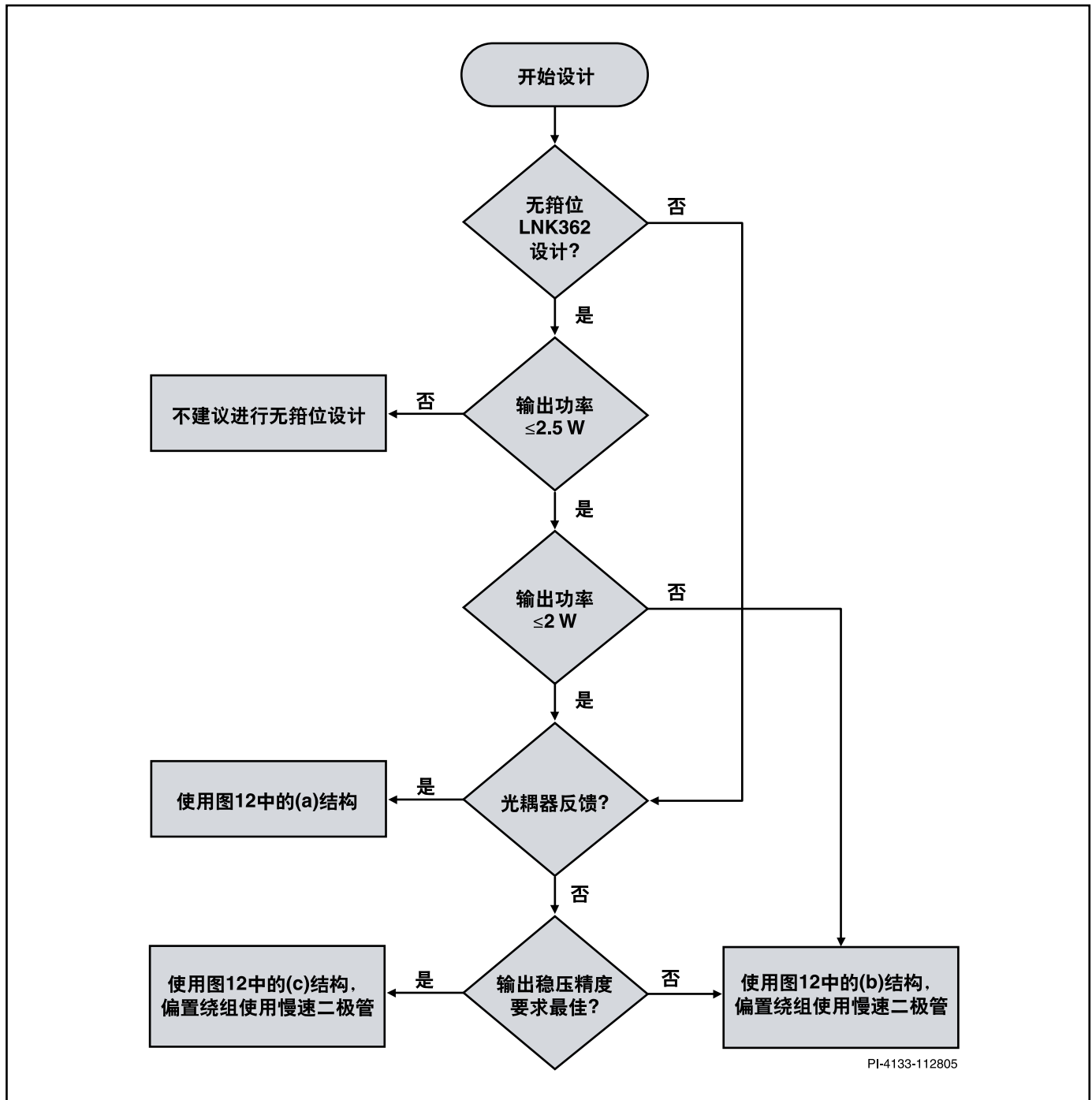


图11. 选择不同变压器结构的流程图




 <p style="text-align: center;">(a)</p>	 <p style="text-align: center;">(b)</p>	 <p style="text-align: center;">(c)</p>
<ul style="list-style-type: none"> • 无偏置绕组 • 对于无箝位设计，初级绕组采用2层绕制。仅适用于LNK362及输出功率小于2 W的设计 	<ul style="list-style-type: none"> • 仅适用于LNK362的无箝位设计且输出功率小于2.5 W • 偏置绕组反馈适用于对输出稳压精度要求不严的场合 • 由于漏感振荡的降低，相对于(a)和(c)其EMI有所改善 	<ul style="list-style-type: none"> • 仅适用于LNK362的无箝位设计。2层初级绕组且输出功率小于2 W • 此结构可以使用偏置绕组反馈得到最佳的输出稳压精度

图12. LinkSwitch-XT设计中变压器绕组结构图

注释

注释

修订	注释	日期
A	-	11/05
B	格式上有所变动	11/05

有关最新的产品信息，请访问 www.powerint.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

PATENT INFORMATION

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

LIFE SUPPORT POLICY

POWER INTEGRATIONS' PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, **TOPSwitch**, **TinySwitch**, **LinkSwitch**, **DPA-Switch**, **EcoSmart**, **Clampless**, **E-Shield**, **Filterfuse**, **PI Expert** and **PI FACTS** are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies.

©Copyright 2005, Power Integrations, Inc.

全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail: usasales@powerint.com

德国

Rueckertstrasse 3
D-80336, Munich
Germany
Phone: +49-89-5527-3910
Fax: +49-89-5527-3920
e-mail: eurosales@powerint.com

日本

Keihin Tatemono 1st Bldg 2-12-20
Shin-Yokohama, Kohoku-ku,
Yokohama-shi, Kanagawa ken,
Japan 222-0033
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@powerint.com

台湾

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei, Taiwan 114, R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail: taiwansales@powerint.com

中国(上海)

Rm 807-808A,
Pacheer Commercial Centre,
555 Nanjing Rd. West
Shanghai, P.R.C. 200041
Phone: +86-21-6215-5548
Fax: +86-21-6215-2468
e-mail: chinasales@powerint.com

印度

#1,14th Main Road
Vasanthanagar,
Bangalore, India 560052
Phone: +91-80-4113-8020
Fax: +91-80-4113-8023
e-mail: indiasales@powerint.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@powerint.com

欧洲总部

1st Floor, St. James' s House
East Street, Farnham
Surrey, GU9 7TJ
UNITED KINGDOM
Phone: +44(0)1252-730-140
Fax: +44(0)1252-727-689
e-mail: eurosales@powerint.com

中国(深圳)

Rm 2206-2207, Block A,
Electronics Science & Technology Bldg.
2070 Shennan Zhong Rd.
Shenzhen, Guangdong,
China, 518031
Phone: +86-755-8379-3243
Fax: +86-755-8379-5828
e-mail: chinasales@powerint.com

意大利

Via De Amicis 2
20091 Bresso MI - Italy
Phone: +39-028-928-6000
Fax: +39-028-928-6009
e-mail: eurosales@powerint.com

新加坡

51 Newton Road,
#15-08/10 Goldhill Plaza,
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail: singaporesales@powerint.com

技术支持热线

全球 +1-408-414-9660

技术支持传真

全球 +1-408-414-9760