

LinkSwitch-LP[®]

反激式设计指南



AN-39 应用指南

介绍

LinkSwitch-LP产品系列用于替换低效率、输出功率在2.5 W以下的工频线性电源，产品应用包括手机/无绳电话、PDA、数码相机以及便携式音频播放器等电子设备。LinkSwitch-LP还适合于白色家电所使用的辅助电源。

LinkSwitch-LP在一个器件当中集成了一个700 V的功率MOSFET及一个开/关控制器。它可通过漏极引脚完全实现自供电，并通过开关频率的调制来降低EMI，同时具有完善的故障保护功能。自动重新启动功能在过载及输出短路时限制了器件及电路的功率耗散，而迟滞的过热保护功能在出现温度故障时禁止内部MOSFET开关操作。EcoSmart[®]技术使得设计可以轻松满足低于150 mW的空载功耗要求，适应全世界范围内节能标准的要求。

使用LinkSwitch-LP设计输出功率低于2.5 W的电源时无需使用初级箝位电路，因此极大降低了元件数目及整体的系统成本。图1为一个2 W、未使用初级箝位电路的电源设计。LinkSwitch-LP产品系列已经过优化，由变压器辅助绕组或偏置绕组提供反馈时，具有近似的CV/CC输出特性曲线。因此是替换线性工频变压器电源的理想方案。其输出特性类似于线性电源，但其过载、短路电流都有所降低，同时输入电压调整率也有很大的改善。

范围

此应用指南用于帮助工程师使用LinkSwitch-LP系列产品设计隔离式AC-DC反激式开关电源。工程师在设计恒压或恒压恒流电源(CV/CC)时，可以利用本文所述的指导方法快速选择所需的关键元件并完成相应的变压器设计。为简化变压器的设计，本文直接参考了PIXIs变压器设计表格，该设计表格为PI Expert[™]电源设计软件包的一部分。

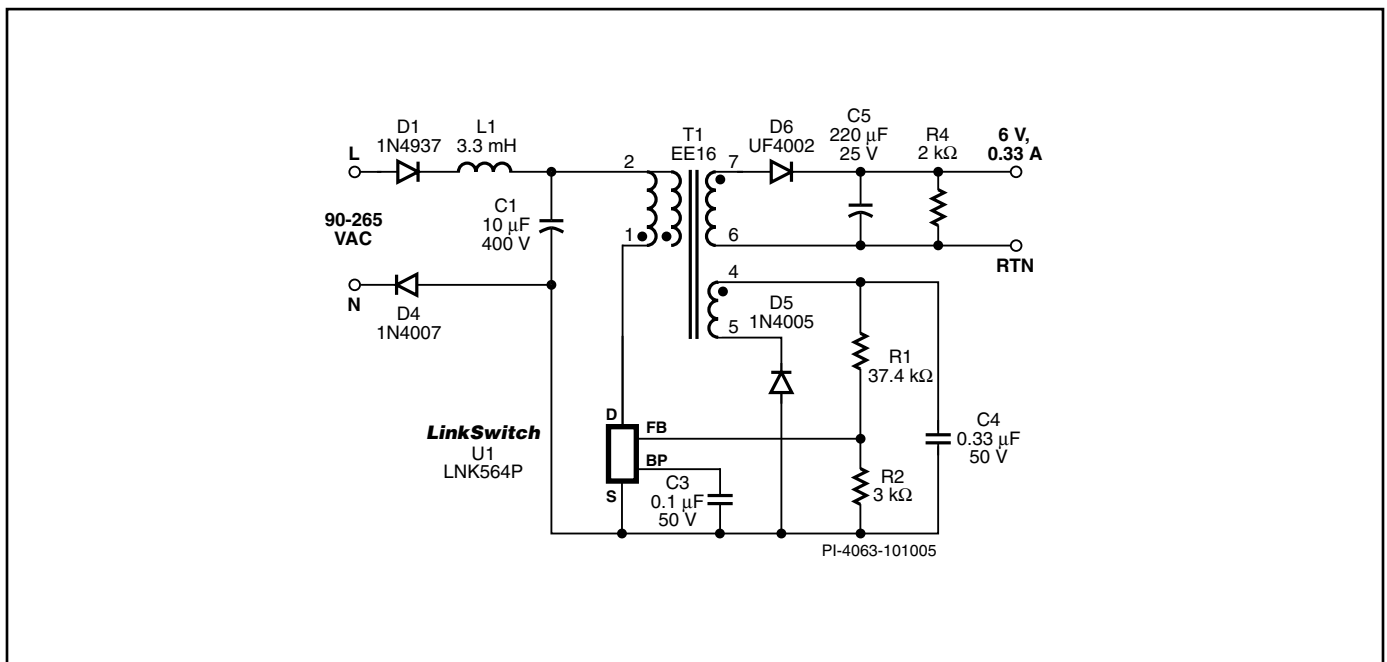


图 1. 使用LinkSwitch-LP的无箝位电路设计的基本电路原理图

设计流程

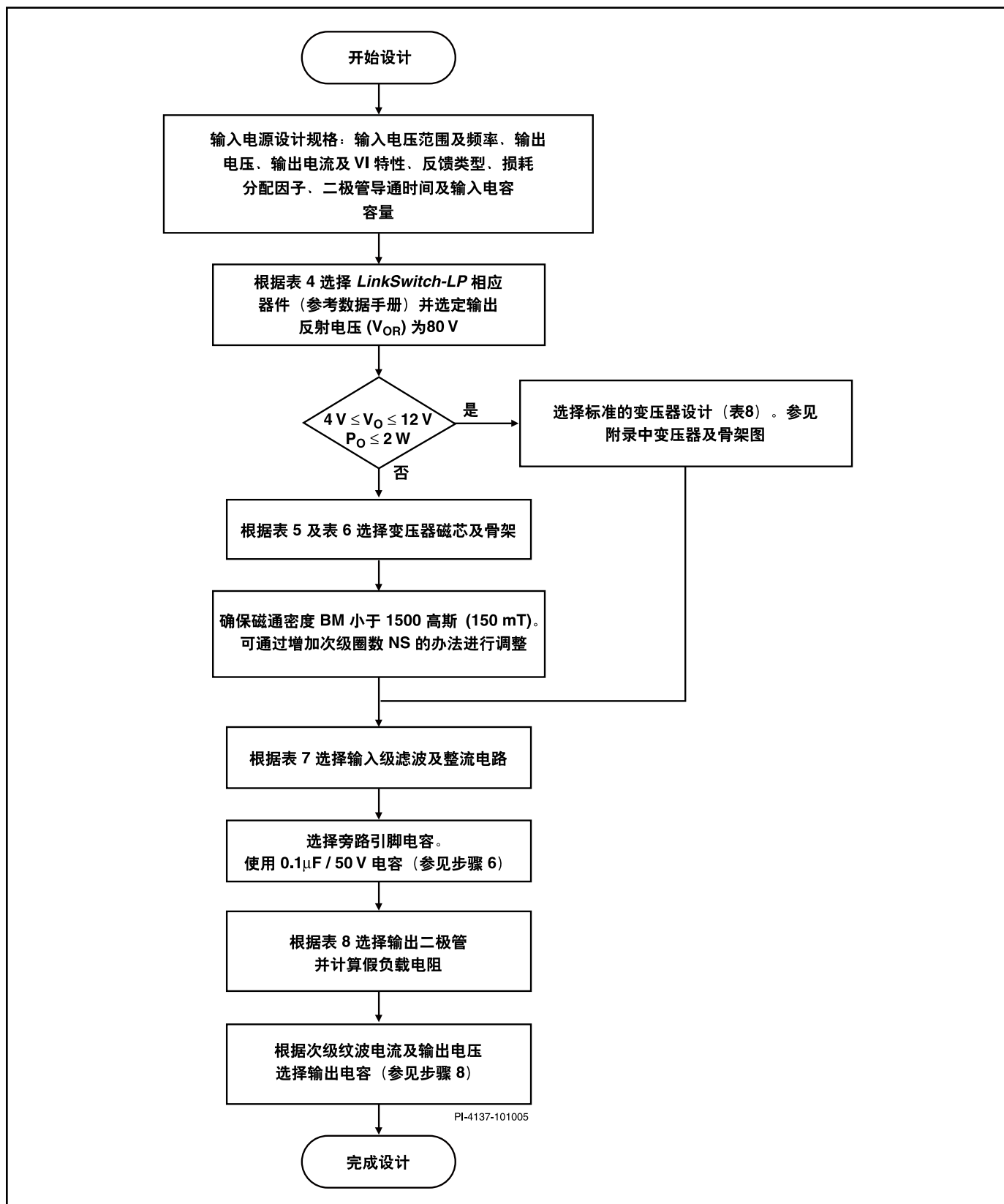


图 2. LinkSwitch-LP反激式设计流程

详细设计步骤

第1步 – 输入应用变量: V_{AC_MIN} 、 V_{AC_MAX} 、 f_L 、 V_O 、 I_O 、 CV/CC 规格、 P_O 、箱位及反馈类型、 η 、 Z 、 t_C 及 C_{IN}

根据表1确定输入电压范围 (V_{AC_MIN} 及 V_{AC_MAX})

额定输入电压	V_{AC_MIN}	V_{AC_MAX}
100/115	85	132
230	195	265
宽电压范围	85	265

表1. 标准的全球输入电压范围

线电压 (输入电压) 频率, f_L

输入在最差情况下电源仍可正常工作的电压频率。

输出电压, V_O

输入输出电压。对于宽松的CV/CC (恒压/恒流) 设计, 此输出电压值应为输出曲线上在额定峰值功率点处的典型输出电压。如果仅为CV (恒压) 设计, 此处输入的值应为规定的输出电压。如果输出有输出电缆连接, 此处应输入在负载端要求的电压值。而对于多路输出的设计, 此处要输入有反馈取样连接的主输出的输出电压值。

输出电流, I_O (A)

对于宽松的CV/CC设计, 此输出电流应为输出曲线上在额定峰值功率的典型输出电流。如果仅为CV输出, 应为规定的最大输出电流。在多路输出设计中, 应增加主输出 (通常是有反馈取样的输出) 的输出电流, 以使 P_O 达到设计中所有输出的输出功率之和。其它各路输出的输出电压及电流应输入在表格底部的单元内。

图3显示在光耦器反馈及偏置绕组反馈情况下所应输入的 I_O 及 V_O 值。

CV/CC 输出规格

如果输出要求为宽松的恒压及恒流 (CV/CC) 特性 (充电器的特性), 则在B8的单元格内输入‘YES’; 如果仅有恒压 (CV) 的输出特性 (适配器的特性) 要求, 则输入‘NO’。对于CV/CC的设计, 在计算初级电感时使用 I_f 的典型值。而对于CV设计, 使用 I_f 的最小值来计算变压器电感量, 以确保电源输出功率的能力。

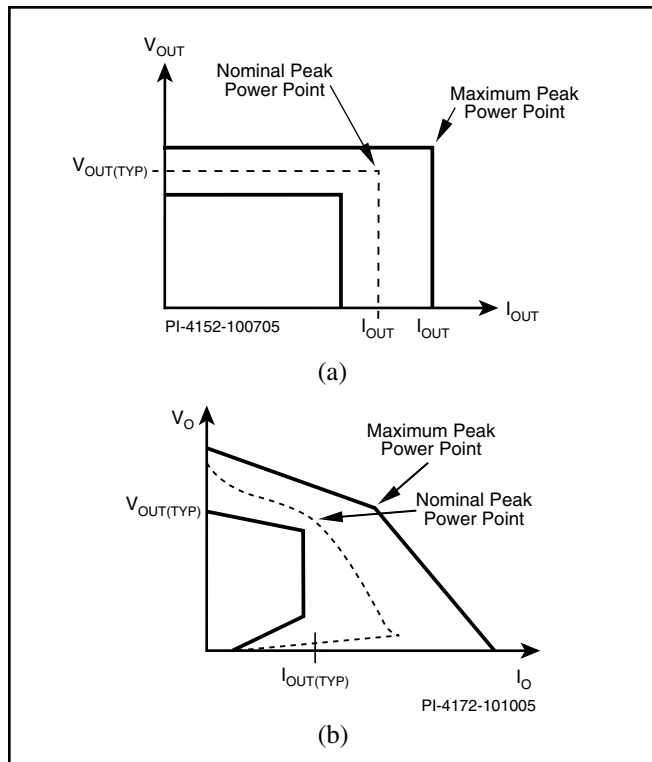


图3. 显示了在两种反馈方式 (a) 光耦器反馈 (b) 偏置绕组反馈下表格中所应输入的正确 I_O 及 V_O 值

使用图1或图4的电路布局都可实现恒压/恒流 (CV/CC) 的特性。图1所示为一个具有CV及CC特性的低成本初级侧控制电路。此电路使用偏置绕组反馈来稳定输出电压。在正常工作时, 通过使能或禁止开关周期来维持反馈引脚电压的稳定。这样, 利用偏置绕组及次级绕组的圈数比就可以稳定输出电压。然而, 由于次级输出电压不是直接检测的, 因漏感及阻性压降产生的误差使得该电路仅能达到适当的负载调整率 (但其负载调整率仍然优于无稳压的工频变压器电源)。一旦输出达到最大功率点 (由初级电感、限流点及开关频率决定), 偏置绕组上的电压开始下降, *LinkSwitch-LP* 的开关频率开始降低, 从而在输出由过载向短路加载期间限制了最大输出电流。

为了改善性能, 图4所示电路使用一个光耦器及一个高增益的电压参考IC(U2)来稳定输出电压。一旦输出达到最大功率点, 输出电压开始下降, 输出电流通过 R_X 及 R_Y (图4中) 检测由偏置绕组加以控制。如表3中所示, 系统的高增益使得CV工作模式期间输出电压的变化很小, 线性很好。同时, 其CC特性几乎是垂直的。在CC工作

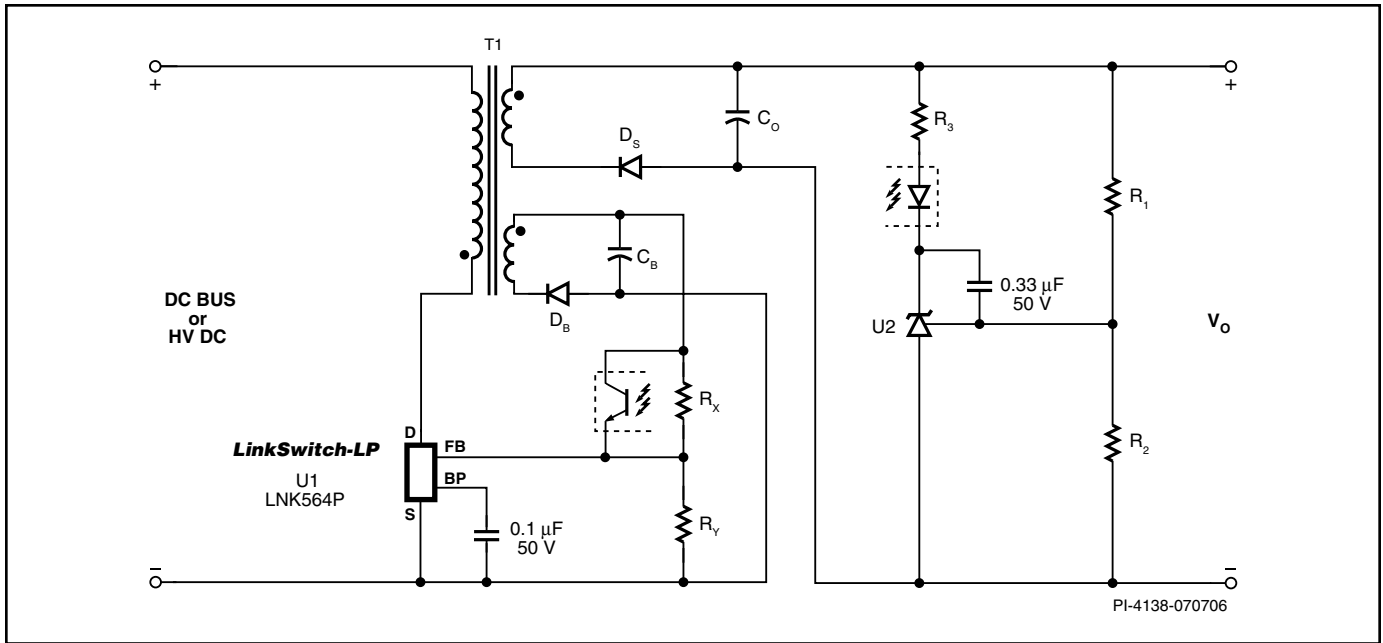


图 4. 更好的输出CV/CC特性的电路原理图

时由于输出是由偏置绕组间接检测的，电源的CC特性仍然会受变压器差异（偏置绕组与次级绕组的耦合程度以及漏感的大小）的影响（请参看反馈、偏置类型及箝位电路的选择部分）。注意，对于CV工作时输出电压精度要求比较宽松的应用，电压参考IC U2可以用低成本的稳压管来替代。

最后，可以使用次级侧的CC检测电路来改善输出CC特性。这样输出CC特性不再受变压器的差异及反馈引脚电压误差的影响。

电源效率， η

输入负载端测得的估算的电源效率。如果没有合适的数值，对于CV/CC及仅有CV要求的设计可以取值0.65。或者使用样机测量得到的效率值。

电源损耗分配因子， Z

此参数表示电源初级侧及次级侧损耗所占的比例。

$$Z = \frac{\text{次级侧损耗}}{\text{总的损耗}}$$

如果没有合适的数值，建议使用如下的取值：

- 偏置绕组反馈的CV或CV/CC设计，取值0.5(0.35)；
- 光耦器反馈的CV设计及/或偏置绕组反馈的CC设计，取值0.5(0.35)；
- 光耦器反馈的CV设计及CC设计，取值0.75(0.6)；

如果设计中使用了Filterfuse™，损耗因子取括号中的数值。这样就考虑了Filterfuse电感的约50Ω电阻上产生的额外初级损耗。

桥式二极管的导通时间， t_c (ms)

输入桥式二极管的导通时间。如果没有合适的数值，取值3 ms。

总的输入电容容量 C_{IN} (μF)

参考表2输入总的输入电容容量。

AC输入电压 (VAC)	每瓦特输出功率对应的总的输入电容容量 ($\mu\text{F}/\text{W}$)	
	半波整流	全波整流
100/115	5-8	3-4
230	1-2	1
85-265	5-8	3-4

表 2. 不同的输入电压范围建议的总的输入电容容量

选取电容的容量使得最低DC输入电压 $V_{\text{MIN}} > 50$ V，但最好使得 $V_{\text{MIN}} > 70$ V。

注意：对于无AC输入而仅有DC输入的设计，可以在设计表格的灰色单元格内直接输入最低及最高DC输入电压 V_{MIN} 和 V_{MAX} （见图5）。

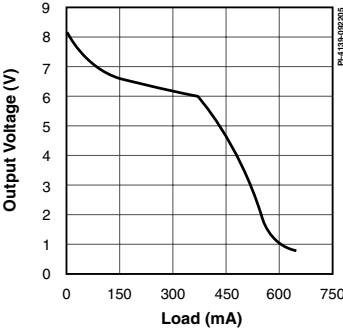
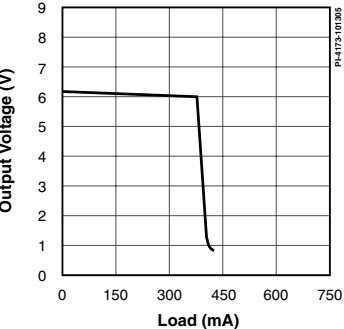
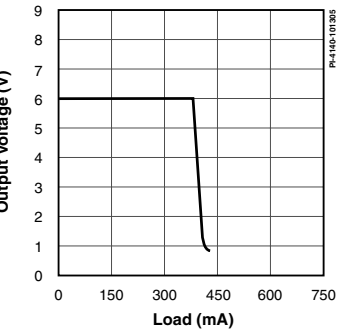
	偏置绕组反馈 (图1)	用稳压管作为参考的光耦器反馈 (图4中的U2用稳压管来代替)	使用TL-431作为参考的光耦器反馈 (图4)
典型输出特性			
成本	低	较高	最高
元件数目	元件数目最少	元件数目较多	元件数目最多
设计的复杂性	高	适中	适中
CV/CC容差	好	较好	最好

表 3. 偏置绕组反馈与光耦器反馈的比较总结

选择反馈、偏置方式及箝位电路

选择图1所示的偏置绕组反馈（初级侧反馈）方式，或者选择图4所示的光耦器反馈（次级侧反馈）方式。偏置绕组反馈利用初级侧的辅助绕组来设定输出电压。光耦器反馈直接检测输出电压，选择不同的电压参考可以达到不同的稳压精确度。无论初级侧反馈还是次级侧反馈都具有CV/CC输出特性。参见表3中对不同反馈类型的总结。

即使选择了光耦器反馈方式，设计者仍然可以利用偏置绕组给光耦器内的三极管供电，从而降低整个电源的功率

消耗。此偏置绕组同时可以作为一个屏蔽绕组来使用，以改善EMI性能。

无箝位(Clampless™)设计通常会有一个由漏感及初级电容所形成的谐振点产生。一般来讲，该谐振由初级箝位电路加以抑制。但在无箝位设计中，由于抑制作用的减弱，会在传导EMI测量中1-4 MHz的范围产生一个噪声尖峰。因此，在小于2 W的设计当中，无箝位电路的应用往往受到EMI问题的限制，而不是受峰值漏极电压的限制。但是，如果增加了偏置绕组且使用慢速二极管（1N400x系列），

ENTER APPLICATION VARIABLES				Customer
VACMIN	85		Volts	Minimum AC Input Voltage
VACMAX	265		Volts	Maximum AC Input Voltage
fL	50		Hertz	AC Mains Frequency
VO	6.00		Volts	Output Voltage (main) measured at the end of output cable (For CV/CC designs enter typical CV tolerance limit)
IO	0.33		Amps	Power Supply Output Current (For CV/CC designs enter typical CC tolerance limit)
Constant Voltage / Constant Current Output	YES		CVCC	Enter "YES" for approximate CV/CC output. Enter "NO" for CV only output
Output Cable Resistance	0.16		0.16 Ohms	Enter the resistance of the output cable (if used)
PO			2.00 Watts	Output Power (VO x IO + dissipation in output cable)
Feedback Type	BIAS		Bias Winding	Enter 'BIAS' for Bias winding feedback and 'OPTO' for Optocoupler feedback
Add Bias Winding	YES		Yes	Enter 'YES' to add a Bias winding. Enter 'NO' to continue design without a Bias winding. Addition of Bias winding can lower no load consumption
Clampless design	YES		Clampless	Enter 'YES' for a clampless design. Enter 'NO' if an external clamp circuit is used.
n			0.64	Efficiency Estimate at output terminals. For CV only designs enter 0.7 if no better data available
Z	0.35		0.35	Loss Allocation Factor (Secondary side losses / Total losses)
tC	2.90		mSeconds	Bridge Rectifier Conduction Time Estimate
CIN	9.40		uFarads	Input Capacitance
Input Rectification Type	F		F	Choose H for Half Wave Rectifier and F for Full Wave Rectification
DC INPUT VOLTAGE PARAMETERS				
VMIN			99 Volts	Minimum DC Input Voltage
VMAX			375 Volts	Maximum DC Input Voltage

图 5. LinkSwitch-LP设计表格中应用变量的选择

EMI峰值噪声就会降低，因为偏置绕组起到了箝位的作用，抑制了漏感的振荡。这样无箝位设计可以应用到输出功率小于2.5 W的应用当中。此外，使用一个很小的Y电容（100 pF）有助于解决这个问题，同时可以使EMI性能一致性更好。

对于输出功率大于2.5 W的设计，不建议采用无箝位电路设计。

以上建议适用于宽电压输入或230 VAC单电压输入的设计。对于100/110 VAC单电压输入的设计，输出功率高于2-2.5 W时也有可能使用无箝位设计，但对峰值漏极电压及EMI性能加以确认。

如上所述的变量都可以在PIXls设计软件的LinkSwitch-LP设计表格中的应用变量输入部分进行输入（见图5）。

第二步 — 选择LinkSwitch-LP, V_{OR} , V_{DS} , V_D

根据输入电压范围及相应的最大输出功率选择合适的LinkSwitch-LP器件（参见表4和表5）。

器件	最大功率 (W)	
	宽电压输入	230 VAC
LNK562	1.9	1.9
LNK563	2.5	2.5
LNK564	3	3

表4. LinkSwitch-LP器件的最大输出功率能力

器件选定后，其输出功率的大小同时还与所选用的变压器磁芯尺寸有关。表5中列出了每个器件对应常见3种磁芯所能达到的输出功率。这些功率数值是假定变压器的磁通密度在1500高斯时得到的。如果音频噪音可以接受，则变压器可以工作在更高的磁通密度上，从而进一步增加输出功率。

反射的输出电压, V_{OR} (V)

此参数为次级绕组电压按照变压器的初次级匝比（在LinkSwitch-LP关断期间）反射到初级绕组上所形成的电压。缺省值取80 V。但也可将此值增加到120 V，这样对于选定的LinkSwitch-LP器件而言可提高其最大输出功率能力。一般来讲，先选取缺省值80 V进行设计，如有必要可以增大该取值，但是要保证在最低输入电压85 VAC时 K_p 值高于0.9的下限值。对于无箝位电路的设计， V_{OR} 的选择就没有这么大的灵活性。 V_{OR} 的增加直接会引起峰值漏极电压的增加。因此，对于无箝位电路的设计，应该使用80 V的反射电压。当然如果经测量峰值漏极电压距离击穿电压 BV_{DSS} 还有足够的裕量，也可将反射电压取值适当地提高。

LinkSwitch-LP导通状态漏极-源极的电压, V_{DS} (V)

此参数为LinkSwitch-LP的漏极源极间的平均导通电压。如果灰色单元格内为空，则假定的默认值为10V。如果没有合适的数值，使用默认值即可。

输出二极管正向电压降, V_D (V)

输入（主）输出二极管的平均正向电压降。如果没有合适的数值选择，对于肖特基二极管取值0.5，对于PN结二极管取值为1 V。假定的默认值为0.5 V。

计算得到的纹波电流与峰值电流的比例, K_p

K_p 用来表示电源的工作方式及初级电流波形的形状。 $K_p < 1$ 表示连续设计（ K_p 值越低，电源就工作在越加连续的工作状态）； $K_p > 1$ 表示非连续设计（ K_p 值越高，电源就工作在越加非连续的工作状态）。

当 K_p 值小于1时表示连续导通工作方式， K_p 为初级电流纹波部分与峰值部分的比值（ K_{RP} ）。当 K_p 值大于1时表示非连续导通工作方式， K_p 为初级MOSFET关断时间与次级二极管导通时间的比值（ K_{DP} ）。 K_p 值应该在 $0.9 < K_p < 6$ 的

ENTER LinkSwitch-LP VARIABLES				
LinkSwitch-LP	LNK564			LinkSwitch-LP device
Chosen Device		LNK564		
ILIMITMIN			0.124 Amps	Minimum Current Limit
ILIMITMAX			0.146 Amps	Maximum Current Limit
fSmin			93000 Hertz	Minimum Device Switching Frequency
I ² 2MIN			1665 A ² Hz	I ² 2f Minimum value (product of current limit squared and frequency is trimmed for tighter tolerance)
I ² 2TYP			1850 A ² Hz	I ² 2f typical value (product of current limit squared and frequency is trimmed for tighter tolerance)
VOR			80 Volts	Reflected Output Voltage
VDS			10 Volts	LinkSwitch-LP on-state Drain to Source Voltage
VD			0.5 Volts	Output Winding Diode Forward Voltage Drop
KP			1.53	Ripple to Peak Current Ratio (0.9<KRP<1.0 : 1.0<KDP<6.0)

图6. LinkSwitch-LP设计表格中LinkSwitch-LP变量的选择

范围内。如果超出该范围，在设计表格的建议栏内会给出相应的建议措施。

在第二步中涉及到的变量都可以在设计表格中LinkSwitch-LP变量输入部分找到（见图6）。

第3步 – 根据输出功率选择磁芯和骨架，输入 A_e 、 L_e 、 A_L 、 B_w 、 M 、 L 及 N_s

磁芯等效截面积为 $A_e(\text{cm}^2)$ ；磁芯等效路径长度为 $L_e(\text{cm})$ ；无气隙的磁芯等效电感为 $A_L(\text{nH/Turn}^2)$ ；骨架宽度为 $B_w(\text{mm})$ 。

在默认情况下，如果磁芯类型单元格为空，数据表会自动选用EE16磁芯。用户也可对其进行改变，选用其它容易得到的常用磁芯（如表6所示）。表5提供了对应不同磁芯LinkSwitch-LP所能达到的输出功率能力。

磁芯类型	输出功率能力 (W)		
	LNK562	LNK563	LNK564
EE13	1.1	1.4	1.7
EE16	1.3	1.7	2
EE19	1.95	2.55	3

表 5. LinkSwitch-LP对应不同磁芯所能达到的典型输出功率
(磁通密度为1500高斯/150 mT)

变压器磁芯	
EE8	EE1616
EP10	EF16
EE10	EE19
EF12.6	EF20
EE13	EF25
EE16	

表 6. LinkSwitch-LP设计表格中提供的变压器磁芯列表

ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES			
Core Type		EE16	
Core		EE16	P/N: Suggested smallest commonly available core
Bobbin		EE16 BOBBIN	P/N: PC40EE16-Z
AE		0.192	cm ² Core Effective Cross Sectional Area
LE		3.5	cm Core Effective Path Length
AL		1140	nH/T ² Ungapped Core Effective Inductance
BW		8.6	mm Bobbin Physical Winding Width
M		0	mm Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L		2	Number of primary layers
NS		12	Number of Secondary Turns
NB		37	Number of Bias winding turns
VB		19.77	Volts Bias Winding Voltage
R1		32.95	k-ohms Resistor divider component between bias winding and FB pin of LinkSwitch-LP
R2		3.00	k-ohms Resistor divider component between FB pin of LinkSwitch-LP and primary RTN
Recommended Bias Diode		1N4003	Place this diode on the return leg of the bias winding for optimal EMI. See LinkSwitch-LP Design guide for more information.

图 7. LinkSwitch-LP设计表格中变压器磁芯及结构的变量

设计表格中灰色的单元格内可以直接输入磁芯及骨架的参数。如果使用数据表格中没有的或其它特殊的磁芯和骨架，则可以方便地在这些灰色单元格内输入相应的参数。

安全边距, M (mm)

在一些要求初次级隔离的设计当中，因未使用三层绝缘线来绕制次级绕组，这样就要在此单元格内输入骨架每一侧的安全边距宽度。一般情况下，对于输入电压为宽范围的设计，要求总的安全边距要达到6.2 mm。因此在数据表格中要输入3.1 mm的取值。对于垂直式的骨架，骨架两端的安全边距可以不是对称的。

由于安全边距减少了绕组绕制的可利用面积，因此对于尺寸较小的磁芯并不适合采用安全边距的变压器结构。如果在设计表格中输入安全边距后，初级绕组的层数(L)要求在4层以上，那么建议或者使用尺寸更大些的磁芯，或者将安全边距取值为零而采用三层绝缘线来绕制次级绕组。

初级层数, L

如果灰色的层数单元格内为空，则默认取值为2。初级层数应该在 $1 < L < 4$ 的范围内。一般地，初级绕组层数要尽可能小，但初级电流密度(CMA)要满足高于150 Cmls/A。也可采用高于四层的初级绕组结构，此时要考虑漏感的增加及在变压器磁芯的窗口内内能否绕下所有的绕组。

对于无箝位电路的设计，必须采用两层初级绕组的结构。这是为了保证有足够的初级分布电容对峰值漏极电压加以限制，使其低于LinkSwitch-LP内MOSFET的击穿电压额定值 BV_{DSS} 。

次级绕组圈数, N_s

如果灰色的层数单元格内为空，则次级圈数的默认值为最少的次级绕组圈数，此圈数会使变压器工作的最大工作磁通密度 B_M 低于建议的最高磁通密度值。一般来说，没有必要在该单元格内输入其它的圈数值，除非允许设计

工作在更高的工作磁通密度上（参见降低音频噪音部分关于 B_M 限制的解釋）。

计算偏置绕组圈数及电压 N_B 、 V_B

当使用偏置绕组时，偏置绕组的圈数以及偏置绕组的电压会加以显示。如果选择偏置绕组的圈数相对高一些，则偏置绕组可以作为一个屏蔽绕组用来降低EMI。

第3步中所涉及到的变量可以在设计表格的“变压器磁芯/结构变量输入”部分中找到（见图7）。

第4步 — 迭代变压器的设计并生成相应的变压器设计结果

反复调整设计，使得没有任何告警出现。如果有任何参数超出建议值的范围，右手边相应的建议列内会给出消除此告警的指导方法。

当所有告警都清除时，此变压器参数就可用来绕制变压器样品或发给供货商制作样品。

关键的变压器电特性参数包括：

初级电感量， L_p (μH)

此参数为设计所达到的正常变压器初级电感量值。对于使用偏置绕组作为反馈的设计，由于没有次级侧电流检测电阻的存在，因而初级电感量 (L_p) 的取值决定了CV/CC特性中恒流 (CC) 工作的起始点。

初级电感量容差， $L_{P_TOLERANCE}$ (%)

此参数为假设的初级电感量容差范围。缺省的默认值为 $\pm 10\%$ 。但是如果变压器供应商可以提供其制作变压器的电感量精度，则在灰色的单元格内输入相应的信息可以对缺省值加以覆盖。对于使用偏置绕组作为反馈的设计，输出特性恒流部分的容差很大程度上由 $L_{P_TOLERANCE}$ 决定。

最大工作磁通密度， B_M (Gauss)

建议在正常工作情况下，最大工作磁通密度低于1500高斯（150 mT）。如果磁通密度高于1500高斯，变压器可能会产生音频噪音。因而对此类设计一定要确认噪音在可以接受的范围。变压器浸漆可以降低音频噪音，但不建议使用真空浸漆方式。因为真空浸漆会使绕组的分布电容增大。不建议采用高于3000高斯（300 mT）的磁通密度。

其它在设计表格中计算出来的变压器参数包括：

N_p — 初级绕组圈数

A_{LG} (nH/T²) — 开气隙后的磁芯等效电感量

B_{AC} (高斯) — 磁芯损耗曲线中的交流磁通密度（0.5 × 峰值到峰值）

μ_r — 无气隙磁芯的相对磁导率

L_G (mm) — 气隙长度 ($L_G > 0.1$ mm)

B_{WE} (mm) — 等效骨架宽度（如果使用了挡墙，挡墙胶带的宽度也已经考虑在内）

O_D (mm) — 最大的初级绕组线径（包括绝缘层）

INS (mm) — 预估的总的绝缘层厚度 (= 2 × 绝缘层厚度)

DIA (mm) — 裸线的直径

AWG — 初级绕组的导线规格（如果计算出的线径在两种标准线径之间，则使用较小线规的导线）

CM (Cmils) — 以Cmil为单位的裸线等效面积

CMA (Cmils/Amp) — 初级绕组电流密度 (150 < CMA < 500)

第4步中所涉及到的变量可以在设计表格的“变压器主要设计参数”部分中找到（见图8）。

第5步 — 输入级的选择

输入级由熔断元件、输入整流及线滤波器网络组成。熔断元件可以是一个可熔电阻、保险丝，也可使用PI的 *Filterfuse* 技术。此时，输入电感同时作为保险丝使用，

TRANSFORMER PRIMARY DESIGN PARAMETERS			
LP		2857	$\mu\text{Henries}$ Typical Primary Inductance. +/- 10%
LP_TOLERANCE		10	% Primary inductance tolerance
NP		148	Primary Winding Number of Turns
ALG		131	nH/T ² Gapped Core Effective Inductance
BM		1471	Gauss Maximum Operating Flux Density, BM<1500 is recommended
BAC		581	Gauss AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
ur		1654	Relative Permeability of Ungapped Core
LG		0.16	mm Gap Length (Lg > 0.1 mm)
BWE		17.2	mm Effective Bobbin Width
OD		0.12	mm Maximum Primary Wire Diameter including insulation
INS		0.03	mm Estimated Total Insulation Thickness (= 2 * film thickness)
DIA		0.09	mm Bare conductor diameter
AWG		40	AWG Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM		10	Cmils Bare conductor effective area in circular mils
CMA		197	Cmils/Amp Primary Winding Current Capacity (150 < CMA < 500)

图 8. LinkSwitch-LP 设计表格中变压器主要设计参数部分

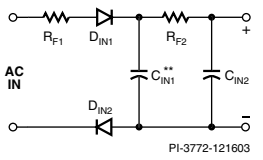
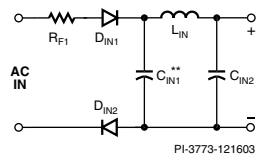
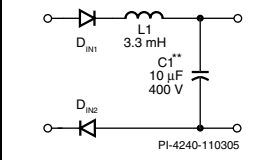
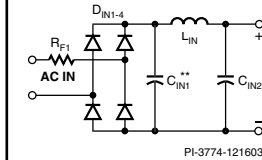
P_{OUT}	$\leq 1\text{ W}$	$\leq 3\text{ W}$		
对应85-265 VAC 输入建议的输入级				
元件选择指南	RF1: 8.2 Ω, 1 W Fusible RF2: 100 Ω, 0.5 W, Flameproof $C_{IN1}, C_{IN2} \geq 3.3\ \mu\text{F}$, 400 V each D_{IN1}, D_{IN2} : 1N4007, 1 A, 1000 V	RF1: 8.2 W, 1 W Fusible L_{IN} : 470 μH-2.2 mH, (0.05 A-0.3 A) $C_{IN1}, C_{IN2} \geq 4\ \mu\text{F}/W_{OUT}$, 400 V each D_{IN1}, D_{IN2} : 1N4007, 1 A, 1000 V	$L1^*$: 3.3 μH, 0.06 A Filterfuse® $C1 \geq 5\ \mu\text{F}/W_{OUT}$, 400 V D_{IN1} : 1N4937, 600 V D_{IN2} : 1N4007, 1000 V	RF1: 8.2 W, 1 W Fusible L_{IN} : 470 μH-2.2 mH, (0.05 A-0.3 A) $C_{IN1}, C_{IN2} \geq 2\ \mu\text{F}/W_{OUT}$, 400 V each $D_{IN1}-D_{IN4}$: 1N4007, 1 A, 1000 V
建议	**取值可以增大以满足 差模雷击测试	**取值可以增大以满足 差模雷击测试	*检查是否符合安规 **取值可以增大以满足 差模雷击测试	**取值可以增大以满足 差模雷击测试

表 7. 根据总的输出功率建议的输入滤波电路

一般要求在电感上加上热缩套管，防止在故障发生时会有高温炽热的物体从电感上飞溅出来。采用 *Filterfuse* 电路结构时，输入级可以大大简化，节省了可熔的输入电阻，但它要求一个相对较大些的输入滤波电容。不管用何种方法，请与安规工程师或认证结构联系以便确认 *Filterfuse* 是否可以接受。

如果选择使用可熔电阻，则电阻要选择阻燃类型的，并根据输入差模雷击测试要求选取绕线类型的电阻。要小心使用金属膜或碳膜电阻，因为 AC 连接至电源时的浪涌电流很容易造成这类电阻损坏。

在使用 Y 电容的设计中，EMI 滤波器的阻抗要放置在输入级适当的一侧。因而，当 Y 电容连接到 DC 总线一端时，可熔电阻/*Filterfuse* 要放置在另一侧的输入连线上。

对于小于 1 W 的设计，一般来讲使用半波整流成本更低；而输出功率大于 1 W 时要采用全波整流。然而，如果使用了 *Filterfuse* 电路，即使输出功率大于 1 W，也可采用半波整流电路，使得成本更低。

半波整流的设计中在功率返回端增加另外一个二极管可以改善 EMI 性能。此二极管相当于一个 EMI “选通门”（EMI 电流只有在二极管导通时才可以通过），同时此二

极管也使得差模雷击的耐受力增加一倍，因为两个二极管分担了雷击电压。表 7 说明了宽电压输入时不同输出功率情况下建议的输入级电路结构。表 2 说明了在其它输入电压范围下如何选择输入电容的容量。

第 6 步 — 反馈元件及 BP 引脚电容的选择

LinkSwitch-LP 在旁路引脚和源极引脚之间需要一个标准的 0.1 μF/50 V 电容。此电容可以采用 20% 容差的 Z5U 多层陶瓷电容。

反馈元件包括偏置绕组的二极管、电容及设定输出电压的电阻分压网络。偏置绕组二极管对输出稳压精度有很大的影响。此二极管要采用标准恢复时间的二极管，比如 1N4007。偏置绕组电容的标准值为 0.33 μF/50 V。采用更高容量的电容可以降低空载功率消耗。

图 1 中的电阻 R1 和 R2 组成了一个电阻分压网络，对输出电压进行设定，从而将反馈引脚的电压保持在 1.69 V。这些电阻的初始值由设计表格估算得到，但其电阻值还同时取决于漏感的大小以及偏置绕组和输出绕组中使用的二极管（标准的、超快速或肖特基）的正向电压降配合。应依据实验测试的结果调整这些电阻值的大小。

系列号	类型	反向耐压范围	I_F	封装	生产商
		V	A		
1N5817 to 1N5819	Schottky	20-40	1	Leaded	Vishay
SB120 to SB1100	Schottky	20-100	1	Leaded	Vishay
11DQ50 to 11DQ60	Schottky	50-60	1	Leaded	IR
1N5820 to 1N5822	Schottky	20-40	3	Leaded	Vishay
MBR320 to MBR360	Schottky	20-60	3	Leaded	IR
SS12 to SS16	Schottky	20-60	1	SMD	Vishay
SS32 to SS36	Schottky	20-60	3	SMD	Vishay
UF4002 to UF4006	Ultrafast	100-600	1	Leaded	Vishay
UF5401 to UF5408	Ultrafast	100-800	3	Leaded	Vishay
ES1A to ES1D	Ultrafast	50-200	1	SMD	Vishay
ES2A to ES2D	Ultrafast	50-200	2	SMD	Vishay

表 8. LinkSwitch-LP 设计中建议使用的二极管

TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)				
1st output				
VO1			6 Volts	Main Output Voltage (if unused, defaults to single output design)
IO1			0.333 Amps	Output DC Current
PO1			2.00 Watts	Output Power
VD1			0.5 Volts	Output Diode Forward Voltage Drop
NS1			12.00	Output Winding Number of Turns
ISRMS1			0.668 Amps	Output Winding RMS Current
IRIPPLE1			0.58 Amps	Output Capacitor RMS Ripple Current
PIVS1			36 Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diodes			SB150, UF4001	Recommended Diodes for this output
Pre-Load Resistor			2 k-Ohms	Recommended value of pre-load resistor
CMS1			134 Cmil	Output Winding Bare Conductor minimum circular mils
AWGS1			28 AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1			0.32 mm	Minimum Bare Conductor Diameter
ODS1			0.72 mm	Maximum Outside Diameter for Triple Insulated Wire

图 9. 次级部分的设计参数，包括建议的二极管型号

第7步—输出二极管及假负载电阻的选取

$V_R \geq 1.25 \times PIVS$ 。其中PIVS可以从设计表格及变压器次级设计参数的电压应力参数部分得到。

$I_D \geq 2 \times I_O$ 。其中 I_D 为二极管的直流电流额定值， I_O 为输出电流。

此外，表8列出了一些LinkSwitch-LP设计中适合的肖特基及超快恢复二极管类型。在选择输出二极管时，应尽可能选取反向恢复时间(t_{RR})比较低的二极管。LinkSwitch-LP设计表格也是依据以上的方法来建议选取二极管的（见图9）。

选定假负载电阻，使其在规定输出电压情况下消耗约1~3 mA的负载电流。值得注意的是，假负载同时增大了

空载功耗。因此，选取其电阻值时要综合考虑空载输入功率及空载输出电压是否满足要求。

第8步—输出电容的选择

在电容可工作的最高温度情况下选取纹波电流规格

所选电容的纹波电流规格应大于等于数据表格（“变压器次级参数”部分或多路输出设计中“变压器次级设计参数”部分）中的 I_{RIPPLE} 值。很多电容生产商提供了一个系数，该系数表明电容工作温度低于其数据手册规定的最大温度时，其纹波额定电流的增加比例。这样可以保证不会使用成本更高的过大的电容。

ESR规格

使用低ESR（串连等效电阻）的电解电容。输出开关纹波与电容的ESR有个关系函数，纹波幅度等于 $ISP \times ESR$ 。

其中ISP为设计表格中“变压器次级设计参数”部分计算出来的次级峰值电流。

无箝位设计的设计技巧

变压器的绕制结构在无箝位设计中起着十分重要的作用。绕制变压器时要尽可能地降低漏感并增大初级绕组的匝间电容。匝间电容定义为其它绕组开路的情况下初级绕组两端测量得到的电容。因而初级绕组最好采用两层结构。在初级绕组两层之间通常都会有一层绝缘胶带。但在无箝位电路的设计当中应避免使用此胶带，因为这样会降低初级绕组的匝间电容。使用偏置绕组对漏感振荡加以抑制的设计当中，对使用两层初级绕组并没有严格的限制。但是，如果无箝位设计中没有偏置绕组，则必须采用两层初级绕组的变压器结构。

即使匝间电容有所增大，使用LinkSwitch-LP的设计也很容易满足小于150 mW的空载功耗要求。

对于典型的无箝位设计，漏感要求要小于90 μ H而匝间电容至少要达到30 pF。

降低音频噪音

LinkSwitch-LP的丢周期工作方式会使变压器产生音频分量的噪音。为了降低音频噪音的产生，变压器的峰值磁通密度 B_M 要低于1500高斯(150 mT)。采用此方法并使用标准的变压器生产浸漆工艺就可以基本上消除音频噪音。也可将变压器设计工作在更高的磁通密度，但在设计没有最终确认以前必须使用生产线上的变压器样品，对音频噪音性能进行仔细的评估确认。

在箝位电路中使用类似Z5U介质的陶瓷电容也可能会产生音频噪音。在此情况下，箝位电路中可以使用不同介质的电容，比如聚酯薄膜类型的电容。

标准变压器设计

LinkSwitch-LP产品系列中不同型号的产品都具有相同的初级限流点，但其工作频率不同，因而具有不同的输出功率能力。这样可以提高设计的灵活性，使用相同的变压器设计来满足不同的输出功率和输出电压。

为了说明设计的灵活性，附录A提供了两个参考设计。在很多情况下都无需更改变压器的设计。这两个设计中使用了PI公司的E-Shield屏蔽绕组技术来降低EMI。

表9列出了一系列的输出电压和电流规格及其相对应的LinkSwitch-LP器件、参考的变压器设计以及反馈电阻阻值（假定使用偏置绕组反馈方式）。

该表格同时还列出了等效的 V_{OR} 值。对于同一个变压器，当输出电压降低时（相对于标准设计） V_{OR} 会下降；反之，输出电压增大则 V_{OR} 也增大。也正因为如此，才限制了一个变压器可以适应的等效输出电压范围。否则，要么峰值漏极电压会太高，要么设计会进入连续导通模式，进而EMI性能会变差。

注释：标准变压器是在假定使用偏置绕组的情况下设计的。因此，在做无箝位设计时必须使用偏置绕组，同时如图10所示，要使用慢速二极管（D5）。

使用标准变压器的设计举例

图1所示的设计例子为一个用于蜂窝电话的充电器电源。输入电压范围为宽电压输入，输出电压为6 V，电流为恒流330 mA输出。该电路使用无Y电容、无初级侧箝位电路的设计。偏置绕组中使用慢速二极管以抑制漏感尖峰。变压器采用标准的EE16磁芯及E-Shields技术来满足CISPR-22 EMI要求。详细的变压器结构图请参考附录A。其它设计也可参考此变压器的结构。如果要求的输出电压与表（表9）中所列电压有少许不同，可以通过调整偏置绕组中电阻分压器的方法对输出电压加以调整。对于输出功率小于2 W的设计，或者使用更小型号的LinkSwitch-LP器件，或者通过调整磁芯的气隙长度来改变初级电感量。

图10为另一个蜂窝电话充电器电源的设计例子。输入为宽电压输入范围，输出为9 V、220 mA的恒流输出。该设计同样为一个无箝位电路的设计。利用偏置绕组的二极管抑制关断期间的漏感尖峰电压。使用E-Shields屏蔽技术使其EMI在没有Y电容的情况下仍然满足CISPR-22的要求并有10 dB的裕量。详细的变压器结构图请参考附录A。

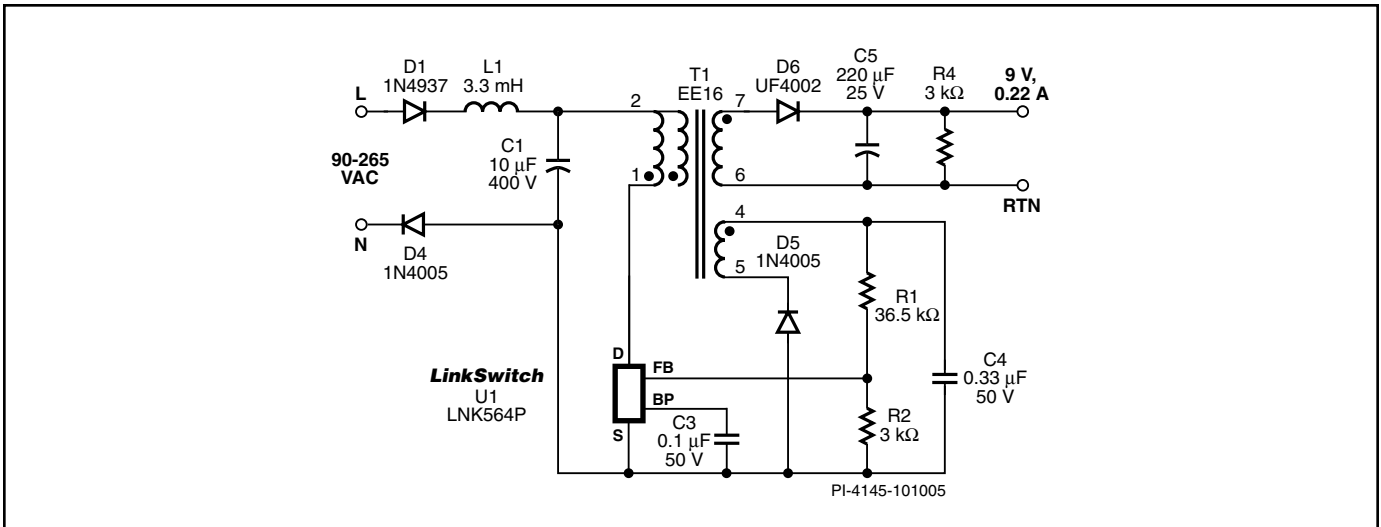


图 10. 使用附录B标准变压器的9 V、220 mA输出的设计

这两个变压器已经针对EMI性能进行了优化。可根据 *LinkSwitch-LP* 系列可以达到的功率范围对电路的其它部分进行调整以满足规格要求。这些可以调整的参数包括：改变 *LinkSwitch-LP* 器件以满足输出功率要求；改变 *R1* 和 *R2* 的阻值以调整输出电压。值得注意的是，在输出功率达到最高点后，*LinkSwitch-LP* 可以提供近似的恒流特性。

表9列出了不同的输出电压电流组合所对应的变压器、反射电压及偏置绕组电阻分压器取值。注意，PCB布局会影响EMI的性能，因此在设计最终定案前要对EMI性能加以确认。

V_o (V)	I_o (A)	P_o (W)	LNK-LP	变压器	V_{OR} (V)	R1 (k Ω)	R2 (k Ω)
4	0.325	1.3	LNK562	A	63.45	24.61	3
4	0.425	1.7	LNK563	A	63.45	24.61	3
4	0.5	2	LNK564	A	63.45	24.61	3
5	0.26	1.3	LNK562	A	76.95	30.75	3
5	0.34	1.7	LNK563	A	76.95	30.75	3
5	0.4	2	LNK564	A	76.95	30.75	3
6	0.21	1.3	LNK562	A	90.45	36.88	3
6	0.28	1.7	LNK563	A	90.45	36.88	3
6	0.33	2	LNK564	A	90.45	36.88	3
7	0.18	1.3	LNK562	A	103.95	43.02	3
7	0.24	1.7	LNK563	A	103.95	43.02	3
7	0.28	2	LNK564	A	103.95	43.02	3
7.5	0.17	1.3	LNK562	A	110.7	46.09	3
7.5	0.22	1.7	LNK563	A	110.7	46.09	3
7.5	0.26	2	LNK564	A	110.7	46.09	3
8	0.16	1.3	LNK562	B	78.3	31.12	3
8	0.21	1.7	LNK563	B	78.3	31.12	3
8	0.25	2	LNK564	B	78.3	31.12	3
9	0.14	1.3	LNK562	B	87.3	35.86	3
9	0.18	1.7	LNK563	B	87.3	35.86	3
9	0.22	2	LNK564	B	87.3	35.86	3
10	0.13	1.3	LNK562	B	96.3	40.77	3
10	0.17	1.7	LNK563	B	96.3	40.77	3
10	0.2	2	LNK564	B	96.3	40.77	3
11	0.11	1.3	LNK562	B	105.3	44.86	3
11	0.5	1.7	LNK563	B	105.3	44.86	3
11	0.18	2	LNK564	B	105.3	44.86	3
12	0.1	1.3	LNK562	B	114.3	48.95	3
12	0.14	1.7	LNK563	B	114.3	48.95	3
12	0.16	2	LNK564	B	114.3	48.95	3

表 9. 使用标准变压器可以达到的输出电压电流规格以及相应LinkSwitch-LP器件和反馈电阻的调整情况

附录 — A

LinkSwitch-LP 标准变压器参考设计

变压器A

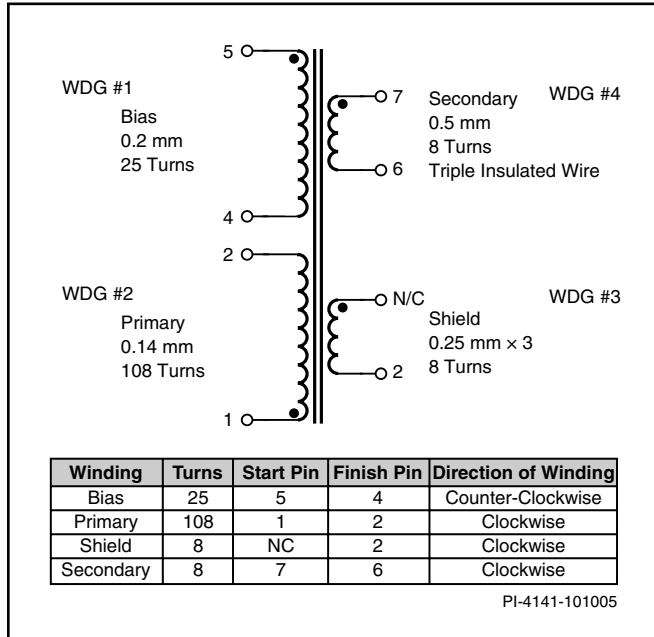
变压器A是基于如下要求优化设计的:

输入电压范围 — 宽电压输入

输出电压 — 6 V

输出电流 — 330 mA

该变压器设计假定使用了偏置绕组, 因此没有限定必须使用两层的初级绕组结构。



绝缘强度	60 Hz 1分钟, 从1-2引脚至 4-5引脚	1000 VAC
初级电感量(引脚1至引脚2)	所有绕组开路	2.7 mH ± 5% at 100 kHz
谐振频率	所有绕组开路	300 kHz (min)
初级漏感	引脚7和 引脚6短接	70 μH (max)

表 10. 变压器A的电特性规格

图 11. 变压器A的电特性原理图

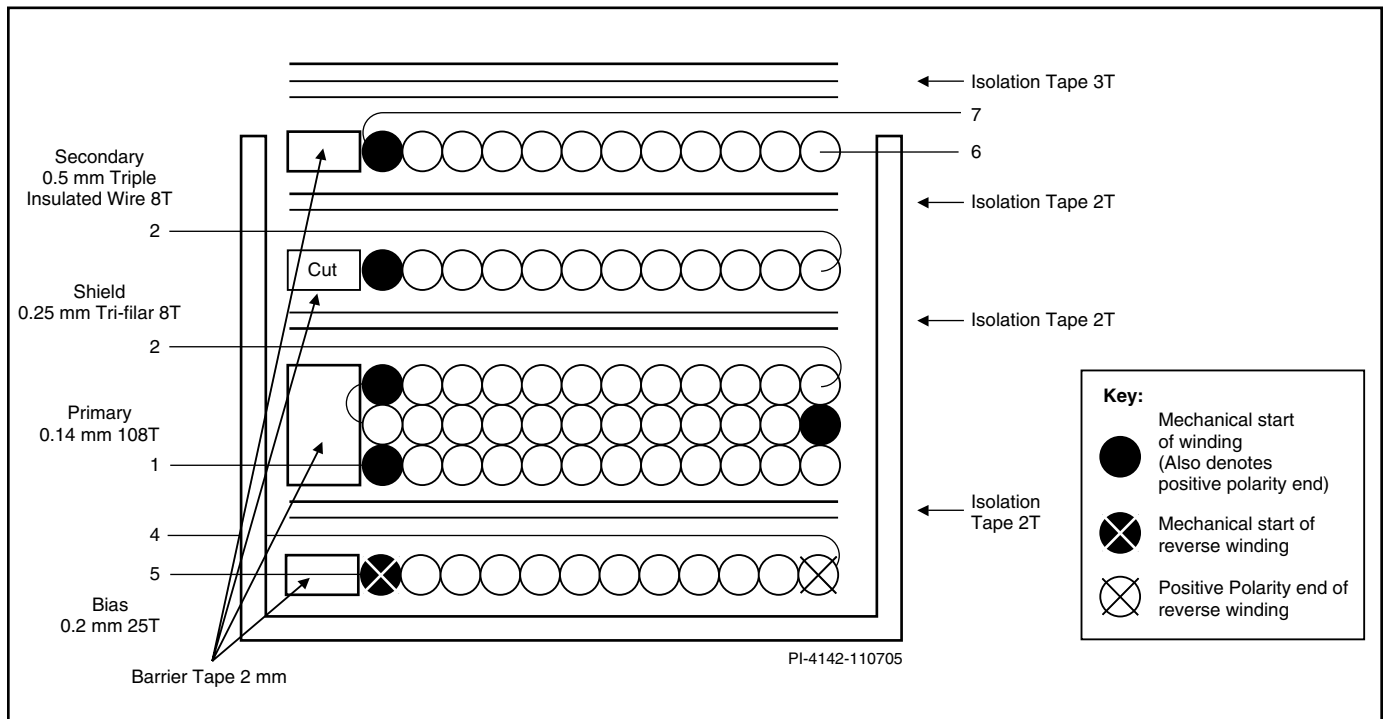


图 12. 变压器A的绕组结构图

附录 — B

变压器B

变压器B是基于如下要求优化设计的:

输入电压范围 — 宽电压输入

输出电压 — 9 V

输出电流 — 220 mA

该变压器设计假定使用了偏置绕组, 因此没有限定必须使用两层的初级绕组结构。

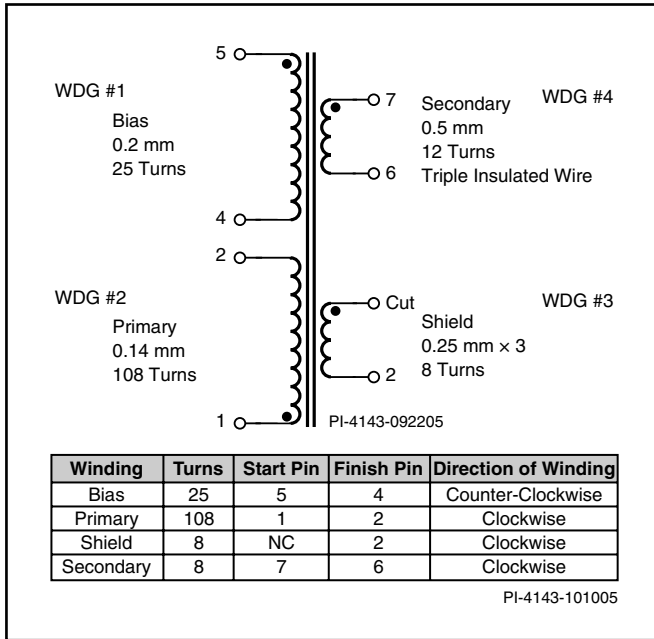


图 13. 变压器B的电特性原理图

绝缘强度	60 Hz 1分钟, 从1-2引脚至 4-5引脚	1000 VAC
初级电感量(引脚1至引脚2)	所有绕组开路	2.7 mH ± 5% at 100 kHz
谐振频率	所有绕组开路	300 kHz (min)
初级漏感	引脚7和 引脚6短接	70 μH (max)

表 11. 变压器B的电特性规格

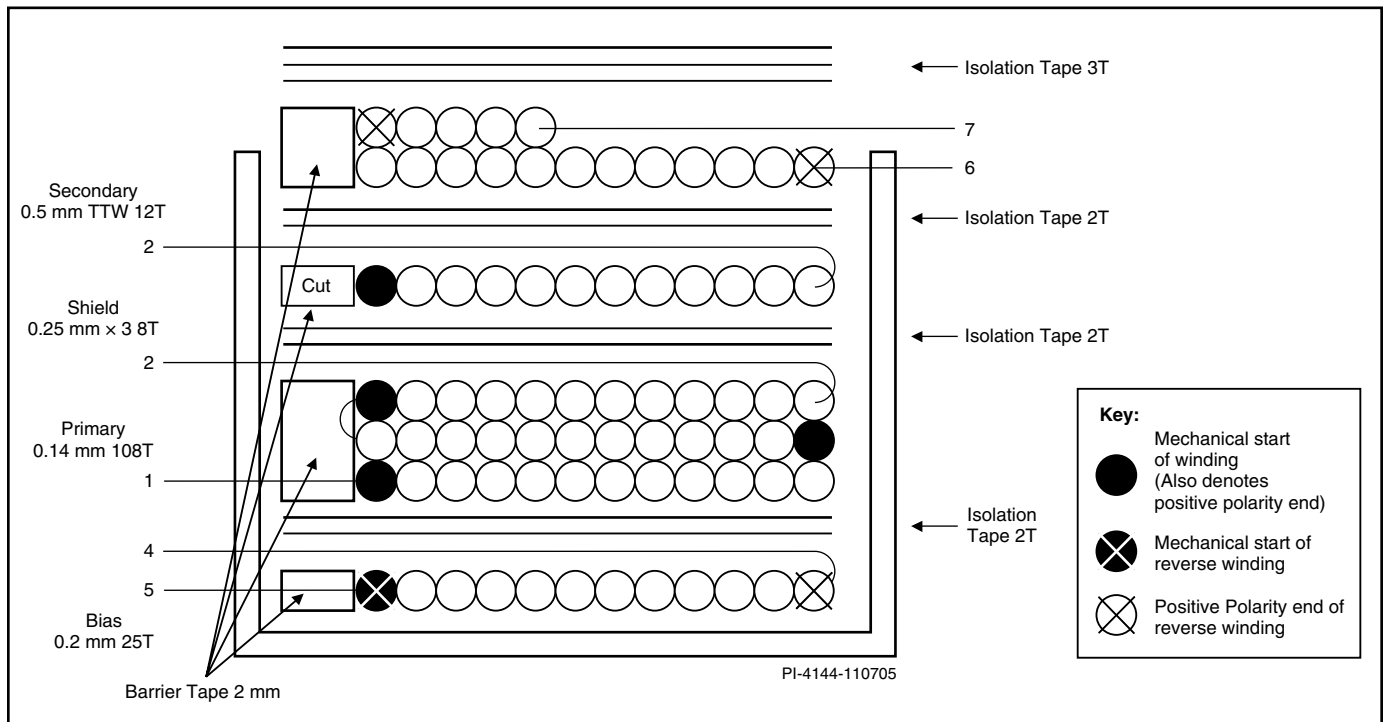


图 14. 变压器B的绕组结构图

骨架图

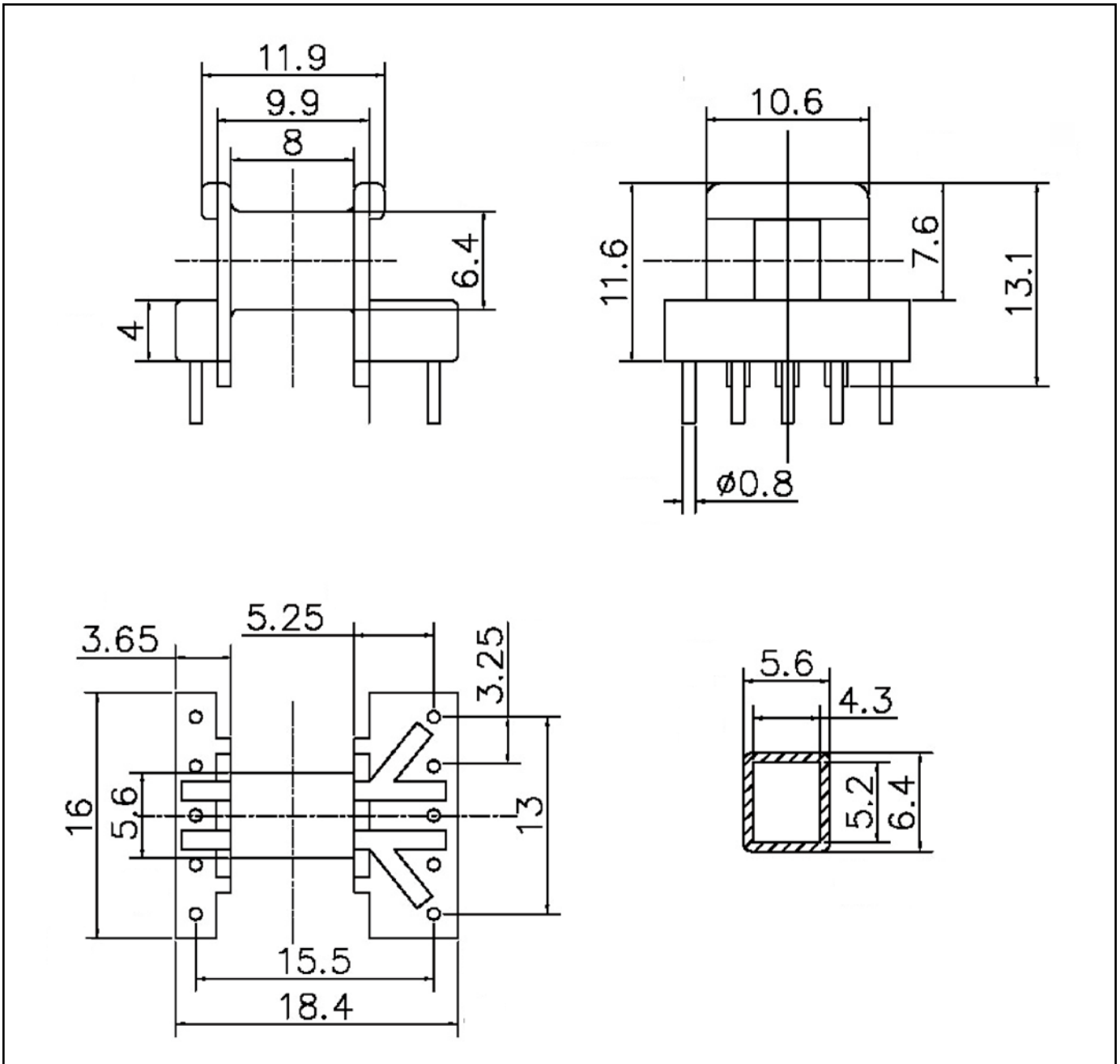


图 15. 表9中所有变压器所采用的骨架图纸。该骨架为5+5引脚的次级具有爬电延伸的骨架，以利于满足安全要求

注释

注释

注释

版本	注释	日期
A	-	10/05
B	更改图 4。	7/06

有关最新的产品信息，请访问 www.powerint.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

PATENT INFORMATION

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

LIFE SUPPORT POLICY

POWER INTEGRATIONS' PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, **TOPSwitch**, **TinySwitch**, **LinkSwitch**, **DPA-Switch**, **PeakSwitch**, **EcoSmart**, **Clampless**, **E-Shield**, **Filterfuse**, **PI Expert** and **PI FACTS** are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies.
©Copyright 2006, Power Integrations, Inc.

全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail: usasales@powerint.com

德国

Rueckertstrasse 3
D-80336, Munich
Germany
Phone: +49-89-5527-3910
Fax: +49-89-5527-3920
e-mail: eurosales@powerint.com

日本

Keihin Tatemono 1st Bldg 2-12-20
Shin-Yokohama, Kohoku-ku,
Yokohama-shi, Kanagawa ken,
Japan 222-0033
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@powerint.com

台湾

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei, Taiwan 114, R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail: taiwansales@powerint.com

中国(上海)

Rm 807-808A,
Pacheer Commercial Centre,
555 Nanjing Rd. West
Shanghai, P.R.C. 200041
Phone: +86-21-6215-5548
Fax: +86-21-6215-2468
e-mail: chinasales@powerint.com

印度

#1,14th Main Road
Vasanthanagar,
Bangalore, India 560052
Phone: +91-80-4113-8020
Fax: +91-80-4113-8023
e-mail: indiasales@powerint.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@powerint.com

欧洲总部

1st Floor, St. James' s House
East Street, Farnham
Surrey, GU9 7TJ
UNITED KINGDOM
Phone: +44(0)1252-730-140
Fax: +44(0)1252-727-689
e-mail: eurosales@powerint.com

中国(深圳)

Rm 2206-2207, Block A,
Electronics Science & Technology Bldg.
2070 Shennan Zhong Rd.
Shenzhen, Guangdong,
China, 518031
Phone: +86-755-8379-3243
Fax: +86-755-8379-5828
e-mail: chinasales@powerint.com

意大利

Via De Amicis 2
20091 Bresso MI - Italy
Phone: +39-028-928-6000
Fax: +39-028-928-6009
e-mail: eurosales@powerint.com

新加坡

51 Newton Road,
#15-08/10 Goldhill Plaza,
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail: singaporesales@powerint.com

技术支持热线

全球 +1-408-414-9660

技术支持传真

全球 +1-408-414-9760